

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-138596  
 (43)Date of publication of application : 16.05.2000

---

(51)Int.Cl. H03M 13/27  
 H04L 1/00

---

(21)Application number : 10-311512 (71)Applicant : FUJITSU LTD  
 (22)Date of filing : 30.10.1998 (72)Inventor : OBUCHI KAZUCHIKA  
 NAKAMURA TAKAHARU  
 KAWABATA KAZUO

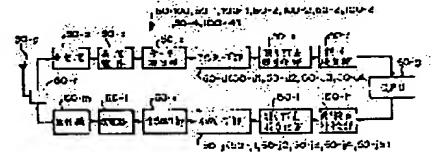
---

(54) INTERLEAVING METHOD, DEINTERLEAVING METHOD, INTERLEAVING DEVICE, DEINTERLEAVING DEVICE, INTERLEAVE/ DEINTERLEAVE SYSTEM AND INTERLEAVING/DEINTERLEAVING DEVICE

## (57)Abstract:

PROBLEM TO BE SOLVED: To relatively easily eliminate deviation of data distribution with a simple configuration by arranging data to be transmitted in a matrix shape, randomly rearranging the data with at least either a column or a row as a unit and outputting the rearranged data time sequentially.

SOLUTION: The interleaving part 50-j of a mobile station(MS) interleaves transmission data, specifically, arranges data to be transmitted in a matrix shape, randomly rearranges the data with a column and a row as a unit and outputs the rearranged data time sequentially. A signal assembling part 50-k assembles the radio frequency signal of this output into a signal format that is suitable to transmission, a diffuser 50-l converts it into a diffusion signal, and a transmitter 50-m changes it into a transmission signal and transmits it through a duplexer 50-n and an antenna 50-p.



## LEGAL STATUS

[Date of request for examination] 20.11.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

(19) 日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-138596

(P 2 0 0 0 - 1 3 8 5 9 6 A)

(43) 公開日 平成12年5月16日 (2000.5.16)

(51) Int. Cl.  
H03M 13/27  
H04L 1/00

識別記号

F I  
H03M 13/22  
H04L 1/00テープコード (参考)  
5J065  
F 5K014

審査請求 未請求 請求項の数16 O L (全24頁)

(21) 出願番号

特願平10-311512

(22) 出願日

平成10年10月30日 (1998.10.30)

(71) 出願人 000005223

富士通株式会社  
神奈川県川崎市中原区上小田中4丁目1番  
1号(72) 発明者 大渕 一央  
神奈川県川崎市中原区上小田中4丁目1番  
1号 富士通株式会社内(72) 発明者 中村 隆治  
神奈川県川崎市中原区上小田中4丁目1番  
1号 富士通株式会社内(74) 代理人 100092978  
弁理士 真田 有

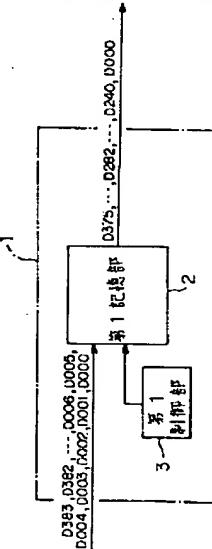
最終頁に続く

(54) 【発明の名称】 インタリープ方法及びデインターリープ方法並びにインターリープ装置及びデインターリープ装置並びにインターリープ/デインターリープシステム並びにインターリープ/デインターリープ装置

(57) 【要約】

【課題】 インタリープ装置において、簡素な構成の下、比較的容易なインターリープにより、データの分散を偏りのないものにする。

【解決手段】 送信データを記憶する第1記憶部2と、該送信データが行列状に並べられて、少なくとも列及び行のいずれか一方を単位にランダムに並び替えられた状態で該第1記憶部2から出力されるように該第1記憶部2に対する制御を行なう第1制御部3とをそなえて構成する。



## 【特許請求の範囲】

【請求項 1】 送信すべきデータを行列状に並べて、少なくとも列及び行のいずれか一方を単位に、ランダムに該データを並び替えて、並び替えた後のデータを時系列に出力することを特徴とする、インタリープ方法。

【請求項 2】 インタリープ後の受信データを行列状に並べて、

少なくとも列及び行のいずれか一方を単位に、ランダムに該データを並び替えて時系列に出力することにより、該受信データを、インタリープ前のデータ順で出力することを特徴とする、デインタリープ方法。

【請求項 3】 送信データをインタリープするインタリープ装置であって、

該送信データを記憶する第 1 記憶部と、該送信データが行列状に並べられて、少なくとも列及び行のいずれか一方を単位にランダムに並び替えられた状態で該第 1 記憶部から出力されるように該第 1 記憶部に対する制御を行なう第 1 制御部とをそなえて構成されていることを特徴とする、インタリープ装置。

【請求項 4】 該第 1 制御部が、該送信データを行列状に並べて少なくとも列及び行のいずれか一方を単位にランダムに並び替えられた状態で該第 1 記憶部に書き込むための、書き込みアドレスを発生して、該送信データの書き込みを行なう第 1 書込制御部をそなえ、

該第 1 記憶部に記憶された該送信データをアドレス順に読み出すように構成されていることを特徴とする、請求項 3 記載のインタリープ装置。

【請求項 5】 該第 1 書込制御部が、列番号をランダムに発生する列番号発生部と、行番号をランダムに発生する行番号発生部とをそなえて構成され、

該列番号発生部及び該行番号発生部にて発生する各番号を該書き込みアドレスとして、該第 1 記憶部に該送信データを書き込むように構成されていることを特徴とする、請求項 4 記載のインタリープ装置。

【請求項 6】 該第 1 制御部が、該送信データを該第 1 記憶部にアドレス順に書き込むとともに、

該第 1 記憶部に書き込まれている該送信データを行列状に並べて少なくとも列及び行のいずれか一方を単位にランダムに並び替えられた状態で該第 1 記憶部から読み出すための、読み出しアドレスを発生して、該送信データの読み出しを行なう第 1 読出制御部をそなえて構成されていることを特徴とする、請求項 3 記載のインタリープ装置。

【請求項 7】 該第 1 読出制御部が、列番号をランダムに発生する列番号発生部と、行番号をランダムに発生する行番号発生部とをそなえて構成され、

該列番号発生部及び該行番号発生部にて発生する各番号を該読み出しアドレスとして、該第 1 記憶部から送信データを読み出すように構成されていることを特徴とする、請求項 6 記載のインタリープ装置。

【請求項 8】 該列番号発生部及び該行番号発生部が、それぞれ、アドレスとして用いられる番号を、設定された順序で保持するメモリを用いて構成されたことを特徴とする、請求項 5 又は請求項 7 記載のインタリープ装置。

【請求項 9】 受信データをデインタリープするデインタリープ装置であって、

該受信データを記憶する第 2 記憶部と、該受信データが行列状に並べられて、少なくとも列及び行のいずれか一方を単位にランダムに並び替えられたインタリープ前の状態で該第 2 記憶部から出力されるように該第 2 記憶部に対する制御を行なう第 2 制御部とをそなえて構成されていることを特徴とする、デインタリープ装置。

【請求項 10】 該第 2 制御部が、該受信データを行列状に並べて少なくとも列及び行のいずれか一方を単位にランダムに並び替えられたインタリープ前の状態で該第 2 記憶部に書き込むための、書き込みアドレスを発生して、該受信データの書き込みを行なう第 2 書込制御部をそなえ、

該第 2 記憶部に記憶された該受信データをアドレス順に読み出すように構成されていることを特徴とする、請求項 9 記載のデインタリープ装置。

【請求項 11】 該第 2 書込制御部が、列番号をランダム発生する列番号発生部と、行番号をランダムに発生する行番号発生部とをそなえて構成され、該列番号発生部及び該行番号発生部にて発生する各番号を該書き込みアドレスとして、該第 2 記憶部にデータを書き込むように構成されていることを特徴とする、請求項 10 記載のデインタリープ装置。

【請求項 12】 該第 2 制御部が、該受信データを該第 2 記憶部にアドレス順に書き込むとともに、該第 2 記憶部に書き込まれている該受信データを行列状に並べて少なくとも列及び行のいずれか一方を単位にランダムに並び替えられたインタリープ前の状態で該第 2 記憶部から読み出すための、読み出しアドレスを発生して、該受信データの読み出しを行なう第 2 読出制御部をそなえて構成されていることを特徴とする、請求項 9 記載のデインタリープ装置。

【請求項 13】 該第 2 読出制御部が、列番号をランダムに発生する列番号発生部と、行番号をランダムに発生する行番号発生部とをそなえて構成され、該列番号発生部及び該行番号発生部にて発生する各番号を該読み出しアドレスとして、該第 2 記憶部から該受信データを読み出すように構成されていることを特徴とする、請求項 12 記載のデインタリープ装置。

【請求項 14】 該列番号発生部及び該行番号発生部が、それぞれ、アドレスとして用いられる番号を、設定された順序で保持するメモリを用いて構成されたことを特徴とする、請求項 11 又は請求項 13 記載のデインタ

リープ装置。

【請求項15】送信データをインタリープするインターリープ装置と、該インターリープ装置でインタリープされた該送信データを受信してデインタリープするデインタリープ装置とをそなえたインターリープ/デインタリープシステムであって、該インターリープ装置が、

該送信データを行列状に並べて、少なくとも列及び行のいずれか一方を単位にランダムに並び替えられた状態で出力するように構成されるとともに、該デインタリープ装置が、

受信データを行列状に並べて、少なくとも列及び行のいずれか一方を単位にランダムに並び替えられることにより、インターリープ前の状態で出力するように構成されることを特徴とする、インターリープ/デインタリープシステム。

【請求項16】対向するインターリープ/デインタリープ装置との間でインターリープされたデータの送受信を行なうインターリープ/デインタリープ装置であって、

該対向するインターリープ/デインタリープ装置への送信データを行列状に並べて、少なくとも列及び行のいずれか一方を単位に、ランダムに並び替えられた状態で出力するインターリープ装置と、

該対向のインターリープ/デインタリープ装置にてインターリープされた受信データを行列状に並べて、少なくとも列及び行のいずれか一方を単位にランダムに並び替えたインターリープ前の状態で出力するデインタリープ装置とをそなえて構成されることを特徴とする、インターリープ/デインタリープ装置。

【発明の詳細な説明】

【0001】(目次)

発明の属する技術分野

従来の技術(図22～図24)

発明が解決しようとする課題

課題を解決するための手段(図1～図4)

発明の実施の形態

(1) 第1実施形態の説明(図5～図16)

(2) 第2実施形態の説明(図17及び図18)

(3) その他(図19～図21及び図25～図32)

発明の効果

【0002】

【発明の属する技術分野】本発明は、データの配列の並び替えを好適に行なえる、インターリープ方法及びデインタリープ方法並びにインターリープ装置及びデインタリープ装置並びにインターリープ/デインタリープシステム並びにインターリープ/デインタリープ装置に関する。

【0003】

【従来の技術】無線通信では、送信機から受信機へ送られるデータは、伝送中にフェージングの影響を受けて、送信した内容とは異なる誤ったデータに変えられる場合

がある。このフェージングに対処するための一般的な技術として、インタリープ及びデインタリープがある。このインタリープは、例えば、送信機がデータを送信する際に、送信するデータが並んでいる順番を並び替えて出力する技術であり、一方、デインタリープは、送信機から送られてきたインターリープ後のデータが並んでいる順番を、インターリープ前の順番に並び替える技術である。

【0004】このインターリープの一般的な技術として、ブロックインターリープとランダムインターリープがある。ブロックインターリープは、規則的にデータの配列を並び替えるものである。例えば、ブロックインターリープ前のデータが、「D0, D1, D2, D3, ..., D383」であるとする。なお、以下、データ「0, 1, 2, 3, ..., 383」と示す。

【0005】これらの384個のデータ(0～383)は、図22に示すように、記憶部に24行16列の行列状に並べると仮定する。ここで、書き込む際に、データは行方向に順番に並べられ、読み出す際に列(A'～P')毎に、順番に読み出すようになっている。読み出されたデータは、「000, "016", "032", "048", "064", "080", "096", "112", "128", "144", "160", "176", ..., "351", "367", "383」と並び替えられる。ここで、インターリープ後のデータ系列は、「000, "016", "032" 等と殆どのデータ番号を15個置きに並べられている。

【0006】なお、読み出す際に、A'列の最後のデータ"368"の読み出しが終了すると、次にB'列の先頭のデータ"001"が読み出され、その他の列の変わり目の読み出し方法も同様になっており、一番最後のデータ"383"が読み出されたときは、先頭のA'列から読み出されるようになっている。一方、受信機は、ブロックインターリープ後のデータを受信すると、逆の処理を行なうことで、ブロックインターリープ前のデータが並んでいる順番に並び替えるものである。

【0007】このようなブロックインターリープ後のデータは、送信機から受信機へ送信される過程で、伝送中のフェージングの影響を受けて、送信した内容とは異なる内容に変わり、バースト的な誤りを伴って受信機で受信される。例えば、図22に示すB'列のデータ(001, 017, 033, 049, 065, 081, 097, 113, 129, 145, 161, 177, 193, 209, 225, 241, 257, 273, 289, 305, 321, 337, 353, 369)にバースト的な誤りが生じたと過程する。

【0008】受信機は、受信したデータをデインタリープし、送信機でのインターリープ前の順番(000, 001, 002, 003, 004, ..., 381, 382, 383)に並べ直す。すると、送信データ中に連続して生じた誤りデータは、規則的に分散される。すなわち、誤りデータは、データ(000～383)中に番号を15個置きに分散して並べられる。

【0009】これらの誤りデータは、前後のデータとの関係を考慮されて、誤り訂正機能により修正される。従って、ブロックインターリープ/ブロックデインタリープによれば、上記のような連続誤りを規則的に分散するこ

とで、誤りを修正し易くしている。しかし、バースト的な誤りが、例えば、B'列の先頭のデータ"001"からC'列中のデータ"130"まで発生した場合、デインタリープ後のデータ"0~383"中に分散される誤りデータには、"001", "002"と連続して誤りが配置される場合もあり、この場合、誤り訂正機能により、誤りを修正できない事態も発生し得る。

【0010】一方、ランダムインタリープは、不規則にデータの配列を並び替えるものである。図23は、一般的なランダムインタリープを説明するための図であり、この図23に示すように、ランダムインタリープは、数字の記載順序でデータを記憶部に書き込み、アルファベット順に読み出すことで、データの並び替えを行なうようになっている。

【0011】また、記憶部への書き込みをもランダムに行なう場合を考えると、ランダムインタリープは、例えば、図24に示すように、各データ"0~383"を24行16列の行列状に不規則に記憶部に書き込む。ランダムインタリープが、記憶部からデータを読み出す際、行方向に並べらている順に各データを読み出すようになっていける場合、読み出されたデータは、"000", "255", "127", "063", "031", "015", "263", "240", "376", "251", "125", ..., "123", "061", "030", "271"と並び替えられる。

【0012】このランダムインタリープ後のデータは、ブロックインタリープ後のデータと比べて、ブロックインタリープ後のデータが番号を15個置きに並び替えられたような規則に従わずに、並び替えられる。なお、読み出す際に、1行目の最後のデータ"232"の読み出しが終了すると、次に2行目の先頭のデータ"116"が読み出され、その他の行の変わり目の読み出し方法も同様になっており、一番最後のデータ"271"が読み出されたときは、先頭の1行目から読み出されるようになっている。

【0013】一方、受信機は、ランダムインタリープ後のデータを受信すると、逆の処理を行なうことで、ランダムインタリープ前のデータ順番に並び替えるようになっている。

#### 【0014】

$$\text{ここで, } i' = 129(i + j) \bmod 256 \quad (1)$$

$$j' = [P(\xi) \cdot (i + 1)] - 1 \bmod 256 \quad (2)$$

としたとき、i行・j列の順で書き込み、i1行j1列の順で読み出す。但し、 $\xi = (i + j) \bmod 8$ ,  $P(0) = 17$ ,  $P(1) = 37$ ,  $P(2) = 19$ ,  $P(3) = 29$ ,  $P(4) = 41$ ,  $P(5) = 23$ ,  $P(6) = 13$ ,  $P(7) = 7$ である( $i, j, i', j' = 0, 1 \sim 8$ )。

【0020】また、i行・j列の順(1行1列、1行2列、・・・、1行8列、2行1列、・・・8行8列の順)で、データは、記憶部に書き込まれ、i'行・j'列の順で記憶部から読み出されるようになっている。また、 $(x \bmod y)$ は、xをyを割った剰余を表す。しかし、

【発明が解決しようとする課題】このようなランダムインタリープ後のデータは、送信機から受信機へ送信される過程で、伝送中のフェージングの影響を受けて、送信した内容とは異なる内容に変わり、バースト的な誤りを伴って受信機で受信される。例えば、図24に示す2行目のデータ(116, 314, 206, 103, 307, 153, 076, 038, 019, 00 9, 260, 130, 065, 288, 144, 328)にバースト的な誤りが生じたと仮定する。

【0015】受信機は、受信したデータをデインタリープし、送信機でのインタリープ前の順番(000, 001, 002, 003, 004, ..., 381, 382, 383)に並べ直す。すると、送信データ中に連続して生じた誤りデータ(116, 314, 206, 103, 307, 153, 076, 038, 019, 00 9, 260, 130, 065, 288, 144, 328)は、データ(000~383)内に不規則に分散される。

【0016】誤りデータは、前後のデータとの関係を考慮されて、誤り訂正機能により修正される。また、例えば、図24に示す14行目のデータ(198, 099, 305, 152, 332, 166, 083, 041, 276, 197, 354, 177, 088, 300, 150, 331)にバースト的な誤りが生じた場合を過程する。

【0017】これらの誤りデータは、データ(000~383)内に分散されるが、各誤りデータは、ランダムインタリープ前の状態に並び戻されると、互いに近い位置に分散されることになる。即ち、誤りデータ中のデータ"083"とデータ"088", データ"150"とデータ"152", データ"197"とデータ"198", データ"300"とデータ"305", データ"331"とデータ"332"とは、全384個のデータ(000~383)内に分散されるが、誤りデータ同士とが近い位置に分散される事態が生じ、誤り訂正機能により、誤りを修正できない事態も発生し得る。

【0018】このような場合、ランダムインタリープ/ランダムデインタリープは、バースト状に発生した誤りをランダムに分散するが、分散した誤りの位置が局所的に近寄ってしまい、分散の仕方に偏りが生じる。また、65536(256×256)個のデータが記憶部に256行256列の行列状に並べられる場合を考える。

#### 【0019】

式(1), (2)に従って読み出しを行なうインタリープ装置を作るのは、ランダム発生のしかたが複雑であるため、容易に製造することができない。また、このようなインタリープ後のデータをデインタリープするデインタリープ装置をも、容易に製造することができない。

【0021】本発明は、このような課題に鑑み創案されたもので、簡素な構成で、比較的容易なインタリープにより、データの分散を偏りの無いものにすることを目的とする。

#### 【0022】

【課題を解決するための手段】このため、請求項1記載

7 のインタリープ方法は、送信すべきデータを行列状に並べて、少なくとも列及び行のいずれか一方を単位に、ランダムに該データを並び替えて、並び替えた後のデータを時系列に出力することを特徴とする。また、請求項2記載のデインタリープ方法は、インタリープ後の受信データを行列状に並べて、少なくとも列及び行のいずれか一方を単位に、ランダムに該データを並び替えて時系列に出力することにより、該受信データを、インタリープ前のデータ順で出力することを特徴とする。

【0023】一方、図1は本発明の請求項3記載のインタリープ装置を示す原理プロック図であり、この図1において、インタリープ装置1は、送信データをインタリープするものであって、該送信データを記憶する第1記憶部2と、該送信データが行列状に並べて、少なくとも列及び行のいずれか一方を単位にランダムに並び替えられた状態で該第1記憶部2から出力されるように該第1記憶部2に対する制御を行なう第1制御部3とをそなえて構成されている。なお、図1に示す送信データ(D000～D383)は、例として記載するものである。

【0024】該第1制御部3に、該送信データを行列状に並べて少なくとも列及び行のいずれか一方を単位にランダムに並び替えられた状態で該第1記憶部2に書き込むための、書き込みアドレスを発生して、該送信データの書き込みを行なう第1書き込み制御部をそなえて、該第1記憶部2に記憶された該送信データをアドレス順に読み出すように構成してもよい(請求項4)。

【0025】該第1書き込み制御部に、列番号をランダムに発生する列番号発生部と、行番号をランダムに発生する行番号発生部とをそなえて構成するとともに、該列番号発生部及び該行番号発生部にて発生する各番号が該書き込みアドレスとして、該第1記憶部2に該送信データを書き込むように構成してもよい(請求項5)。該第1制御部3が該送信データを該第1記憶部2にアドレス順に書き込むとともに、該第1記憶部2に書き込まれている該送信データを行列状に並べて少なくとも列及び行のいずれか一方を単位にランダムに並び替えられた状態で該第1記憶部2から読み出すための、読み出しあドレスを発生して、該送信データの読み出しを行なう第1読み出し制御部をそなえて構成してもよい(請求項6)。

【0026】該第1読み出し制御部に列番号をランダムに発生する列番号発生部と、行番号をランダムに発生する行番号発生部とをそなえて構成し、該列番号発生部及び該行番号発生部にて発生する各番号を該読み出しあドレスとして、該第1記憶部2から送信データを読み出すように構成してもよい(請求項7)。該列番号発生部及び該行番号発生部が、それぞれ、アドレスとして用いられる番号を、設定された順序で保持するメモリを用いて構成してもよい(請求項8)。

【0027】次に、図2は、本発明の請求項9記載のデインタリープ装置を示す原理プロック図であり、この図

2において、デインタリープ装置4は、受信データをデインタリープするものであり、該受信データを記憶する第2記憶部5と、該受信データが行列状に並べられて、少なくとも列及び行のいずれか一方を単にランダムに並び替えられたインタリープ前の状態で該第2記憶部5から出力されるように該第2記憶部5に対する制御を行なう第2制御部6とをそなえて構成されている。なお、図2に示す受信データ(D000～D383)は、例として記載しているものである。

【0028】該第2制御部6に、該受信データを行列状に並べて少なくとも列及び行のいずれか一方を単位にランダムに並び替えられたインタリープ前の状態で該第2記憶部5に書き込むための、書き込みアドレスを発生して、該受信データの書き込みを行なう第2書き込み制御部をそなえ、該第2記憶部5に記憶された該受信データをアドレス順に読み出すように構成してもよい(請求項10)。

【0029】該第2書き込み制御部に、列番号をランダムに発生する列番号発生部と、行番号をランダムに発生する行番号発生部とをそなえ、該列番号発生部及び該行番号発生部にて発生する各番号を該書き込みアドレスとして、該第2記憶部5にデータを書き込むように構成してもよい(請求項11)。該第2制御部6が該受信データを該第2記憶部5にアドレス順に書き込むとともに、該第2制御部6に、該第2記憶部5に書き込まれている該受信データを行列状に並べて少なくとも列及び行のいずれか一方を単位にランダムに並び替えられたインタリープ前の状態で該第2記憶部5から読み出すための、読み出しあドレスを発生して、該受信データの読み出しを行なう第2読み出し制御部をそなえて構成してもよい(請求項12)。

【0030】該第2読み出し制御部に、列番号をランダムに発生する列番号発生部と、行番号をランダムに発生する行番号発生部とをそなえて構成し、該列番号発生部及び該行番号発生部にて発生する各番号を該読み出しあドレスとして、該第2記憶部5から該受信データを読み出すように構成してもよい(請求項13)。該列番号発生部及び該行番号発生部を、それぞれ、アドレスとして用いられる番号を設定された順序で保持するメモリを用いて構成するのが望ましい(請求項14)。

【0031】次に、図3は、本発明の請求項15記載のインタリープ/デインタリープシステムを示す原理プロック図であり、この図3において、インタリープ/デインタリープシステム7は、送信データをインタリープするインタリープ装置1と、該インタリープ装置1でインタリープされた該送信データを受信してデインタリープするデインタリープ装置4とをそなえ、該インタリープ装置1を、該送信データを行列状に並べて、少なくとも列及び行のいずれか一方を単位にランダムに並び替えられた状態で出力するように構成されるとともに、該デ

ンタリープ装置 4 を、受信データを行列状に並べて、少なくとも列及び行のいずれか一方を単位にランダムに並び替えられることにより、インタリープ前の状態で出力するように構成されている。

【0032】また、図4は、本発明の請求項16記載のインタリープ/デインタリープ装置を示す原理ブロック図であり、この図4において、インタリープ/デインタリープ装置8Aは、対向するインタリープ/デインタリープ装置8Bとの間でインタリープされたデータの送受信を行なうものであり、該対向するインタリープ/デインタリープ装置8Bへの送信データを行列状に並べて、少なくとも列及び行のいずれか一方を単位に、ランダムに並び替えられた状態で出力するインタリープ装置1と、該対向のインタリープ/デインタリープ装置8Bにてインタリープされた受信データを行列状に並べて、少なくとも列及び行のいずれか一方を単位にランダムに並び替えたインタリープ前の状態で出力するデインタリープ装置4とをそなえて構成されている。

【0033】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態を説明する。

(1) 第1実施形態の説明

第1実施形態を説明するに当たり、スペクトル拡散技術を用いた符号分割多元接続(CDMA:Code Division Multiple Access)通信を携帯電話システムにおいて移動局と基地局とが行なう場合を例に、第1実施形態を説明する。

【0034】また各移動局(MS:mobile station)と基地局(BS:base station)との間で、信号を送信/受信する場合に関して説明を進める。図5は、第1実施形態に係るMSの構成を示すブロック図であり、図5に示すように、MS50は、受信機50-a、逆拡散器50-b、データ抽出部50-c、デインタリープ部50-d、誤り訂正復号化部50-e、誤り検出部50-f、CPU50-g、誤り検出符号化部50-h、誤り訂正符号化部50-i、インタリープ部50-j、信号組立部50-k、拡散器50-l、送信機50-m、デュプレクサ50-n、アンテナ50-pをそなえて構成されている。

【0035】ここで、受信機50-aは、アンテナ50-p及びデュプレクサ50-nを介して受信した信号を逆拡散器50-lにて処理し易い信号に変形するものである。例えば、受信機50-aは、アンテナ50-p及びデュプレクサ50-nを介して受信した信号(無線波数受信信号:RF信号)を中間周波信号(IF信号)にダウンコンバートし、Iチャンネル成分とQチャンネル成分に分離する他、各成分(Iチャンネル及びQチャンネル)毎にアナログ/デジタル変化を行なって、デジタル信号に変換する。

【0036】次に、逆拡散器50-bは、受信機50-

10 aから送られてくるデジタル信号から逆拡散コードを用いて、所望の信号を分離するものであり、データ抽出部50-cは、逆拡散器50-bにて分離された信号からデータを抽出するものである。誤り訂正復号化部50-eは、デインタリープ部50-dにてデインタリープ後のデータを復号するとともに、データ中に含まれている誤りを訂正するものであり、誤り訂正符号を用いてデータの誤りを訂正するようになっている。例えば、誤りは、データ(主信号)を送信する際に付加された余剰ビットを用いて修正され、余剰ビットは、復号及び修正に伴い削除されるようになっている。

【0037】誤り検出部50-fは、データ(主信号)を送信する際に付加された誤り検出ビットを検出して、予め設定されている誤り検出ビットのビット構成を基に、誤りを検出するものである。誤り検出部50-fにて検出された誤り等の情報やデータは、CPU50-gへ通知される。また、誤り検出符号化部50-hは、CPU50-gから送られてくるデータに、誤りを検出するための誤り検出ビットを符号化して付加するものであり、誤り訂正符号化部50-iは、誤り検出符号化部50-hから送られてくるデータに、誤りの訂正に用いる誤り訂正符号を付加するものである。

【0038】信号組立部50-kは、インタリープ後のデータを送信するに適した信号フォーマットに組み立てるものであり、拡散器50-lは、所定の拡散コードを用いて、信号組立部50-kから送られてくる信号を拡散信号に変換するものである。送信機50-mは、拡散器50-lから送られてくる信号を、送信信号に変形するものである。

【0039】例えば、送信機50-mは、拡散器50-lから送られてくるデジタル信号を成分(Iチャネル、Qチャネル)毎に、デジタル/アナログ変換によりアナログ信号に変換する。また、送信機50-mは、直交変調信号に直交変調した後に、中間周波信号(IF信号)を無線周波数信号(RF信号)にアップコンバートするようになっている。

【0040】この無線周波数信号は、デュプレクサ50-n及びアンテナ50-pを介して外部に送信される。ところで、インタリープ部(インタリープ装置)50-jは、送信データをインタリープするものである。具体的には、インタリープ部50-jは、送信すべきデータを行列状に並べて、列及び行を単位に、ランダムにデータを並び替えて、並び替えた後のデータを時系列に出力するようになっている。

【0041】例えば、送信データの系列が、384値(000~383)あるとする。これらのデータ(000~383)は、図6に示すように、行列状(16行24列)に並べた後、図7に示すように、列単位に並び替えを行なう。図6に示すように、列(A列~P列)は、アルファベット順に並んでいるが、列単位の並び替えで図7に示すように、

A列, P列, J列と並び替えられる。

【0042】その後、データ(000~383)は、図8に示すように、行単位に並び替えられる。図7に示すように、各行(1行~24行)は、行番号順に並べられているが、行単位の並び替えにより、図8に示すように、1行, 16行, 19行, 10行, 17行等と並び替えられる。図8に示すように行列状に並べられたデータを、A列の"000"から順番に列方向に読み出すことで、当初、データが並んでいた順番がランダムに並び替えられるようになっている。即ち、読み出されたデータは、図9に示すように、不規則に並び替えられている。

【0043】ここで、図10は、本発明の第1実施形態に係るインターブ装置50-jを示すプロシク図であり、この図10に示すように、インターブ装置50-jは、インターブRAM(Random Access Memory)51、制御処理部52をそなえて構成されている。ここで、インターブRAM(第1記憶部)51(以下、「第1RAM51」と言う)は、送信データを記憶するものである。

【0044】制御処理部(第1制御部)52(以下、「第1制御処理部」と言う)は、送信データを行列状に並べて、列及び行をランダムに並び替えられた状態で第1RAM51から送信データが送出されるよう、第1RAM51を制御するものである。このため、第1制御処理部52は、書込処理部60(以下、「第1書込処理部」と言う)と読出処理部70(以下、「第1読出処理部70」と言う)とをそなえて構成されている。

【0045】ここで、第1書込処理部60は、第1RAM51にデータを書き込む制御を行なうものであり、アドレスやイネーブル信号(図示省略)を出力するものである。第1書込処理部60は、誤り訂正符号化部50-iから送られてくる各信号を、アドレス順に書き込むものである。このため、第1書込処理部60は、図10に示すように、カウンタ61をそなえて構成されている。このカウンタ61は、「0」~「383」のカウント値を発生させるものであり、小さい値から順にカウントアップしていく、最大カウント値に達すると、再び「0」からカウントするようになっている。

【0046】なお、各カウント値(「0」~「383」)は、入力データのアドレスとして用いられ、例えば、1番目のデータ"000"は、カウンタ61にて出力さ

れるカウント値"0"をアドレスとして0番地に記憶され、107番目のデータ"106"は、カウント値"106"をアドレスとして106番地に記憶される。一方、図10に示す第1読出処理部(第1読出制御部)70は、第1RAM51に書き込まれている送信データを行列状に並べて列及び行をランダムに並び替えられた状態で第1RAM51から送信データを読み出すための、アドレスを発生して、データの読み出しを行なうものである。【0047】なお、第1読出処理部70は、行列状に並べられて第1RAM51に保持されているデータ(図6参照)、を、図9に示すデータ配列で第1RAM51から読み出すようになっている。このため、第1RAM読出処理部70は、A列発生回路71、1行発生回路72及び加算器73をそなえて構成されている。

【0048】ここで、A列発生回路(列番号発生部)71は、列番号をランダムに発生するものであり、図8に示すA列内の24個の番号(000~383の内16の倍数及び000)の何れかを発生するようになっている。なお、A列発生回路71は、一周期内にA列内の24個の番号をそれぞれ1回づつ発生し、24個の番号を発生し終えて次周期に移ると、リセットがかかることにより、再びA列内の24個の番号をそれぞれ出力するようになっている。また、周期の変わり目に桁上がりパルスを1行発生回路72へ出力するようになっている。

【0049】1行発生回路(行番号発生部)72は、行番号を発生するものであり、図8に示す1行内の16個の番号(000~015)のいずれかを発生させるようになっている。なお、1行発生回路72は、A列内の24個の列番号が全て出力される毎に(A列発生回路71の1周期毎に)出力する行番号をランダムに変えるようになっており、16個の番号(000~015)を発生し終えると、リセットがかかることにより、再び1行内の16個の番号をそれぞれ出力するようになっている。

【0050】加算器73は、A列発生回路71及び1行発生回路72からそれぞれ出力された番号を足し合せた値を第1RAM51の読み出しアドレスとして出力するものである。ここで、下記表1は、A列発生回路71、1行発生回路72、加算器73から出力されるデータ例を示している。

【0051】

【表1】

出力データ例

	t1	t2	t3	t22	t23	t24	t25	t26	t27	t28	t29
A列発生回路の出力	000	240	288	112	304	368	000	240	288	112	304
1行発生回路の出力	000	000	000	000	000	000	015	015	015	015	015
加算器の出力	000	240	288	112	304	368	015	255	303	127	319

【0052】例えば、上記表1に示すように、タイミングt1~t24では、A列発生回路71が各タイミング毎に異なる列番号を出力する一方で、1行目発生回路72の

出力は、同じ行番号を出力し続ける。A列発生回路71から出力する24個の番号が一巡(一周)し終わったタイミングt25になると、1行発生回路72は、次の番号

を出力するようになっており、A列発生回路71から送出する番号が一巡する間（一周期）、1行発生回路72からは同じ番号が送出され、A列発生回路71から24周期分の番号が出されて、ようやく、1行発生回路72は、1周期分の番号（000～015の16個の番号）を出力するようになっている。

【0053】なお、上記表1においては、タイミングt47後の各回路71、72及び加算器73から出力される番号等は示していないが、A列発生回路71は、周期内で24個の番号をそれぞれ出力し、1行発生回路72は、同周期内で同じ番号を出力し、周期が変わること毎に違う番号を出力するようになっている。また、加算器73から出力される値（読み出しアドレス）は、上記表1のタイミングt26に着目してみると、A列発生回路71から出力された“24”と1行発生回路から出力された“015”とを足し合わせた“255”が出力されるようになっている。

【0054】ここで、図11は、本発明の第1実施形態に係る第1RAM読出処理部70の詳細な構成を示す図であり、この図11に示す第1RAM読出処理部70は、A列発生回路71、1行発生回路72、加算器73及びAND回路74をそなえて構成されている。ここで、A列発生回路71は、図11に示すように、EX-

10

20

20

OR（排他的論理和；exclusive OR）回路（単に「EX-OR」と言う）75-a、シフトレジスタ75-b、設定制御部75-c、第1選択回路71-a、第2選択回路71-b、第3選択回路71-c、AND回路71-dをそなえて構成され、9ビットのデータを用いて、A列内の24個の番号（図8参照）を生成するようになっている。

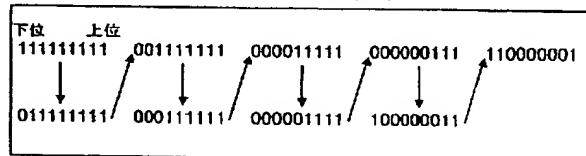
【0055】ここで、シフトレジスタ75-bは、9ビットのデータを保持し、フリップフロップ（flip-flop；以下、「FF」と言う）75-b1～75-b9をそなえて構成されている。なお、FF75-b1～75-b9は、装置の起動時に制御を行なう設定制御部75-cの制御の下、起動時に“1（High）”のビットを保持するようになっている。

【0056】シフトレジスタ75-bに保持するデータは、クロック（CLK）により順次移動し、FF75-b9とFF75-b6から出力されたビットがEX-OR75-aにて排他的論理和の演算を行なわれた後のビットを下位ビットとしてFF75-b1にて保持するようになっている。下記表2は、シフトレジスタ75-bに保持されるビット構成の遷移例を示す。

【0057】

【表2】

ビット構成の遷移例



【0058】次に、第1～第3選択回路71-a～71-cとAND回路71-dは、A列発生回路から出力される9ビットのデータを監視するようになっている。ここで、第1選択回路71-aは、9ビットのデータ（2進数）で表される数値が10進数で16の倍数及び0に該当するか否かを判定するものであり、具体的には、9ビット中下位4ビットが全て“1”であるか否かを判断し、全て“1”であるときにパルスを出力する（図11中「YESでパルス」と表記）。

【0059】第2選択回路71-bは、9ビットのデータ（2進数）で表される数値が10進数で0～368内の数値であるか否かを判定するものである。第3選択回路71-cは、9ビットが全て“1（High）”になっているかを判断するものであり、全て“1”的ときにパルス（桁上りパルス）を出力するようになっている（図11中「YESでパルス」と表記）。

【0060】次に、図11に示す1行発生回路72は、A列発生回路71と同じように、EX-OR75-a、シフトレジスタ75-b、設定制御部75-cをそなえる他、第4選択回路72-a、スイッチ（SW）72-

40

50

bをそなえて構成されている。スイッチ72-bは、第3選択回路71-c及び第4選択回路72-aから出力されるパルスを下にクロック（CLK）信号をシフトレジスタ75-bへ送る制御を行なうものであり、第3選択回路71-cからパルス信号を受信すると、クロック信号をシフトレジスタ75-bへ送り（ON制御）、第4選択回路72-aからパルス信号を受信したときは、クロック信号を通過させないようになっている（OFF制御）。

【0061】第4選択回路72-aは、9ビットのデータ（2進数）で表される数値が10進数で0～15内に該当するか否かを判定するものであり、具体的には、9ビット中下位5ビット目以上のビットが“1”を含むか否かを判断し、5ビット目以上のビットに“1”を含んでいないときは、パルス信号を出力する（図11中「YESでパルス」と表記）。

【0062】ここで、図12(a)～(d)は、1行発生回路72のシフトレジスタ75-bの概略動作を説明するためのタイムチャートであり、図12(a)は、第3選択回路71-cからパルス信号が出力されるタイミ

シングを示し、図 12 (b) は、第4選択回路 72-b からパルス信号が outputされるタイミングを示し、図 12 (c) は、スイッチ 72-b からクロック信号が outputされるタイミングを示し、図 12 (d) は、シフトレジスタ 75-b に保持されるデータの遷移タイミングを示すタイミングチャートである。

【0063】図 12 (a) に示すように、タイミング T1 でパルス信号が第3選択回路 71-c から出力されると、スイッチ 72-b は、ON制御によりクロック信号をシフトレジスタ 75-b へ送出する〔図 12 (c) 参照〕。シフトレジスタ 75-b では、スイッチ 72-b を介して受信したクロックを受信する毎に、データをシフトさせて、保持する9ビットのデータ構成を変化させる〔図 12 (d) 中「データの変化点」と表記〕。

【0064】一方、図 12 (b) に示すように、タイミング T2 でパルス信号が第4選択回路 72-a から出力されると、スイッチ 72-b は、タイミング T2 前にクロック信号を送出していた状態からクロック信号をシフトレジスタ 75-b へ送らない状態に変わり〔図 12 (c) 参照〕、シフトレジスタ 75-b では、データをシフトせずに、前状態を保持する（データを変化させない）。

【0065】その後、タイミング T3 で、パルス信号が第3選択回路 71-c から出力されると、上記同様に、シフトレジスタ 75-b は、データをシフトさせてビット構成を変化させる。図 11 に示すAND回路 74 は、加算器 73 から出力されるアドレスに記憶されているデータを読み出すイネーブル信号を出す制御を行なうものであり、A列発生回路 71 及び1行発生回路 72 から出力された値（番号）がそれぞれ所定の値である場合に、イネーブル信号を出すようになっている。

【0066】具体的には、A列発生回路 71 から加算器 73 へ送出する値が “16 (10進数)” の倍数且つ “0~368 (10進数)” に該当するときに第1選択回路 71-a 及び第2選択回路 71-b からそれぞれパルス信号がAND回路 71-d へ出力され、AND回路 71-d は、AND回路 74 へパルス信号を出力する。一方、1行発生回路 72 から加算器 73 へ送出する値が “0~15 (10進数)” に該当するときに第4選択回路 72-a からAND回路 74 へパルス信号が出力される。

【0067】AND回路 74 は、AND回路 71-d 及び第4選択回路 72-a からそれぞれパルス信号を受信したときに、第1RAM51 へイネーブル信号を出力するようになっている。例えば、上記表 1 のタイミング t2 6において、加算器 73 から第1RAM51 へ出力される “255” は、AND回路 71-d 及び第4選択回路 72-a から出力されるパルス信号を基にAND回路 74 から第1RAM51 へイネーブル信号が出力されることで、有効な読み出しアドレスとして用いられ、アドレ

ス “255” に記憶されているデータが読み出されるようになっている。

【0068】図 10 に示すA列発生回路 71 及び1行発生回路 72 にはリセットがかかるようになっているが、図 11 に示すA列発生回路 71 及び1行発生回路 72 の構成では、1周期毎にリセットがかかるようには構成されてはいない。即ち、シフトレジスタ 75-b 内のビット構成が、所定時間経過すると全て “1” になるようになっている。

【0069】一方、図 5 に示すデインタリープ部（デインタリープ装置）50-d は、受信データをデインタリープするものである。具体的には、デインタリープ部 50-d は、インタリープ後の受信データを行列状に並べて、少なくとも列及び行のいずれか一方を単位に、ランダムにデータを並び替えて時系列に出力することにより、受信データをインタリープする前のデータ順で出力するようになっている。

【0070】例えば、他の装置から送出されたインタリープ後のデータ（図 9 参照）が、前記のインタリープ部 50-j と同じインタリープが行なわれる場合を前提に説明すると、送信時に不規則に並び替えられている 384 個のデータ (000~383) を番号順に並び替えるようになっている。ここで、図 13 は、本発明の第1実施形態に係るデインタリープ装置 50-d を示すブロック図であり、この図 13 に示すように、デインタリープ装置 50-d は、インタリープ RAM 53、制御処理部 54 をそなえて構成されている。

【0071】インタリープ RAM (第2記憶部) 53 (以下、「第2RAM53」と言う) は、受信データを記憶するものである。制御処理部 (第2制御部) 54 (以下、「第2制御処理部 54」と言う) は、受信データを行列状に並べ、列及び行をランダムに並び替えてインタリープ前の状態で第2RAM53 から受信データを出力するように第2RAM53 に対する制御を行なうものである。

【0072】このため、第2制御処理部 54 は、書込処理部 60-1 (以下、「第2書込処理部 60-1」と言う) と読出処理部 70-1 (以下、「第2読出処理部 70-1」と言う) とをそなえて構成されている。ここで、第2書込処理部 (第2書込制御部) 60-1 は、受信データを行列状に並べて列及び行をランダムに並び替えたインタリープ前の状態に第2RAM53 に書き込むため、書き込みアドレスを発生して、受信データの書き込みを行なうものである。

【0073】例えば、受信するインタリープ後のデータ（図 9 参照）を、列及び行を並び替えて、図 6 に示す行列の状態で第2RAM53 に記憶するように、データの書き込み制御を行なうものである。このため、第2書込処理部 60-1 は、図 13 に示すように、A列発生回路 71、1行発生回路 72、加算器 73 をそなえて構成さ

れている。

【0074】なお、A列発生回路71、1行発生回路72、加算器73をそなえて構成される第2書き込み処理部60-1は、図12に示すように、前記の読み出し処理部70と同様に、EX-OR75-a、シフトレジスタ75-b、設定制御部75-c、第1選択回路71-a、第2選択回路71-b、第3選択回路71-c、AND回路71-d、第4選択回路72-a、スイッチ(SW)72-bをそなえて構成することができる。また、図13に示すように、デインタリープ部50-dを構成する場合、図13に示す加算器73から出力される番号は、書き込みアドレスとして使用される。

【0075】次に、図13に示す第2読み出し処理部70-1は、第2RAM53からデータを読み出すものであり、アドレスやイネーブル信号(図示省略)を出力するものであり、図13に示すように、カウンタ61をそなえて構成されている。この第2読み出し処理部70-1のカウンタ61から送出されるカウント値“0～383”を基に第2RAM53から読み出されたデータ(000～383)は、“000”, “001”, “002”, “003”, …, “150”, …, “250”, …, “382”, “383”と番号順に読み出される。

【0076】ところで、MS50は、インタリープ部50-jとデインタリープ部50-dをそなえて構成されるため、対向するインタリープ/デインタリープ装置との間でインタリープされたデータの送受信を行なうインタリープ/デインタリープ装置としての機能をそなえて構成されている。次に、MS50とCDMA通信を行なうBSは、MS50とデータの送受信を行なうものである。

【0077】なお、CDMA通信にてMS50とBSとで、同じ拡散コードを用いて拡散したインタリープ後のデータを送信する場合及び同じ逆拡散コードを用いて逆拡散した受信データをデインタリープする場合を例に説明する。BS100は、図5に示すように、前記MS50と同様に、受信機50-a、逆拡散器50-b、データ抽出部50-c、デインタリープ部(デインタリープ装置)50-d、誤り訂正復号化部50-e、誤り検出部50-f、CPU50-g、誤り検出符号化部50-h、誤り訂正符号化部50-i、インタリープ部(インタリープ装置)50-j、信号組立部50-k、拡散器50-l、送信器50-m、デュプレクサ50-n、アンテナ50-pをそなえて構成されている。

【0078】なお、CDMA通信が、複数の拡散コードを用いる場合には、BS100は、各拡散コード別に逆拡散器50-b、拡散器50-lを設けるように構成することができ、また、拡散コード別に受信したデータ及び送信するデータを処理するために、データ抽出部50-c、デインタリープ部50-d、誤り訂正復号化部50-e、誤り検出部50-f、誤り検出符号化部50-h、誤り訂正符号化部50-i、インタリープ部50-j、

j、信号組立部50-kをそなえて構成することもできる。

【0079】上述の如く構成された、第1実施形態に係るMS50とBS100とによれば、MS50は、BS100へデータを送信する場合、誤り訂正符号化部50-iにて誤り訂正符号を附加したデータ(000～383)をインタリープ部50-jにて、行及び列をランダムに並び替えて、図9に示すような状態で信号組立部50-kへ出力する。

【0080】インタリープ後のデータは、信号組立部50-kにて所定の送信データ長に組み立てられた後、拡散器50-lで所定の拡散コードで拡散される。また、拡散されたインタリープ後のデータ(デジタル信号)は、送信機50-mでRF信号に変換等されて、デュプレクサ50-nやアンテナ50-pを介して、外部へ送信される。

【0081】一方、BS100では、MS50から送信されたRF信号をアンテナ50-pやデュプレクサ50-nを介して受信すると、受信機50-aにてデジタル信号に変換等を行なう他、逆拡散器50-bにて、所定の逆拡散コードで逆拡散する。その後、データ抽出部50-cにて、MS50のインタリープ部50-jにてインタリープされたインタリープ後のデータを抽出し、デインタリープ部にて、インタリープ後のデータを行と列とをランダムに並び替えてインタリープ前のデータ順に並び替えて誤り訂正復号化部50-eへ送信する。

【0082】誤り訂正復号化部50-eでは、誤り訂正符号を用いて訂正可能な誤りを訂正し、誤り検出部50-fにて誤りを検出した情報をCPU50-gへ通知する。一方、BS100からMS50へ送信されるデータ処理も、上記と同様であるので、詳細な説明は省略する。このように、本発明の第1実施形態に係るMS50とBS100とによれば、例えば、MS50からBS100へ送信したデータが、伝送中にフェージングの影響を受けて誤りが発生したとしても、送信側のMS50が送信に際し、簡素な構成の下、比較的容易なインタリープによりデータの分散を偏りのない形に並び替えてデータを送信し、受信側のBS100は、インタリープ後のデータを受信すると、簡素な構成の下、比較的容易なデインタリープで誤りデータの分散を偏りのないものにするので、伝送品質の低下を抑制できる。

【0083】(1-1) 第1実施形態の第1変形例の説明

第1実施形態の第1変形例について図5を用いて説明する。第1実施形態の第1変形例に係るMS50-1、BS100-1は、第1実施形態に係るMS50、BS100とほぼ同様の機能を有するものであるが、第1実施形態に係るデインタリープ部50-dが受信データを第2RAM53に書き込む時にアドレスをランダムに発生する点と比較して、データを読み出すためのアドレスを

ランダムに発生する点で異なる。

【0084】なお、本第1実施形態の第1変形例の説明において、前述の第1実施形態にて記述した符号と同じ符号を付したもののは、同一若しくはほぼ同様のものとする。ここで、図14は、本発明の第1実施形態の第1変形例に係るデインタリープ部50-d1の構成を示す図であり、この図14に示すように、デインタリープ部50-d1は、第2RAM53-1、制御処理部54-1をそなえて構成されている。

【0085】第2RAM53-1は、第2RAM53と同様に、受信データを記憶するものである。制御処理部(第2制御部)54-1は、第1実施形態に係る第2制御処理部54と同様に、受信したデータを行列状に並べて、列及び行をランダムに並び替えてインタリープ前の状態で第2RAM53-1から出力されるよう第2RAM53-1に対する制御を行なうものである。

【0086】このため、制御処理部54-1は、図14に示すように、書き処理部60-2(以下、「第3書き処理部60-2」と言う)と読み処理部70-2(以下、「第3読み処理部70-2」と言う)とをそなえて構成されている。第3書き処理部60-2は、第1実施形態に係る第1書き処理部60と同様の機能を有するものであり、第2RAM53-1にデータを書き込む制御を行なうものであり、アドレスやイネーブル信号(図示省略)を出力するものであり、カウンタ61をそなえて構成されている。

【0087】一方、図14に示す第3読み処理部(第2読み出制御部)70-2は、第2RAM53-1に書き込まれている受信データを行列状に並べて、列及び行をランダムに並び替えたインタリープ前の状態で第2RAM53-1から受信データを読み出すための、読み出しアドレスを発生して、受信データの読み出しを行なうものである。

【0088】このため、第3読み出処理部70-2は、A列発生回路71-1、1行発生回路72-1、加算器73をそなえて構成されている。ここで、A列発生回路71-1は、第1実施形態に係るA列発生回路71と同様の機能を有するものであるが、A列発生回路71-1が発生する番号とA列発生回路71とで発生する番号とは異なる。

【0089】具体的には、A列発生回路71が24個の番号を発生させるのに対して、A列発生回路71-1は、16個の番号を発生させ、また、それぞれ発生する番号にも違いがある。A列発生回路71-1から発生する番号は、発生する番号順に記述すると、「000」、「144」、「120」、「216」、「096」、「312」、「192」、「360」、「072」、「048」、「288」、「240」、「168」、「264」、「336」、「024」である。

【0090】また、1行発生回路72-1も、第1実施形態に係る1行発生回路72と同様の機能を有するものであるが、1行発生回路72-1が発生する番号は、1

行発生回路72で発生する番号と異なる。具体的には、1行発生回路72が16個の番号を発生させるのに対して、1行発生回路72-1は、24個の番号を発生させ、また、それぞれ発生する番号にも違いがある。1行発生回路72-1から発生する番号は、発生する番号順に記述すると、「000」、「008」、「007」、「013」、「006」、「019」、「012」、「021」、「005」、「003」、「018」、「015」、「011」、「016」、「020」、「010」、「004」、「009」、「002」、「022」、「017」、「010」、「014」、「023」である。

【0091】なお、図15は、A列発生回路71-1と1行発生回路72-1と加算器73からそれ出力される値を示す図であり、この図15に示すように、A列発生回路71-1と1行発生回路72-1とから出力される値を足し合わせた値が、加算器73から出力されて、読み出しアドレスとして用いられる。なお、図15に示すように、A列発生回路71-1から上記の16個の番号が発生されると、1行発生回路72-1は異なる番号を出力するようになっている。また、図15中に示す点線 $\alpha$ は、1行発生回路72-1から出力されるデータの変わり目を示している。

【0092】また、第1実施形態に係るA列発生回路71-1と1行発生回路72-1とは、図11に示すA列発生回路71と1行発生回路72と同じ様に構成することができるが、第1選択回路71-aは、「24」の倍数を選択するよう構成される他、第4選択回路72-aは、「0~23」内でパルス信号を出力するよう構成される。

【0093】上述の如く構成されたMS50-1、BS100-1によれば、MS50-1のインタリープ後のデータは、BS100-1のデインタリープ部50-d1にて、インタリープ前のデータ順に並び替えられる。このように、本発明の第1実施形態に係るMS50-1とBS100-1とによれば、例えば、MS50-1からBS100-1へ送信したデータが、伝送中にフェージングの影響を受けて誤りが発生したとしても、送信側のMS50-1が簡素な構成の下、比較的容易なインタリープにより、データの分散を偏りのない形に並び替えてデータを送信し、受信側のBS100-1は、インタリープ後のデータを受信すると、簡素な構成の下、比較的容易なデインタリープで誤りデータの分散を偏りのないものにすることで、伝送品質の低下を抑制できる。

【0094】なお、同様に、インタリープに際し第1RAM51からデータを読み出すための読み出しアドレスをランダムに発生するインタリープ部50-jに代えて、図16に示すようなデータを第1RAM51-1に書き込むための書き込みアドレスをランダム発生するインタリープ部50-j1を用いてMS50-1、BS100-1を構成することもできる。

【0095】なお、この場合第1実施形態に係るデインタリープ部50-dを用いて、インタリープ後のデータ

をデインタリープする。インタリープ部 15-1 は、図 16 に示すように、第 1 RAM 51-1、制御処理部 52-1 をそなえて構成されている。第 1 RAM 51-1 は、第 1 RAM 51 と同様に、送信データを記憶するものである。

【0096】制御処理部 52-1 は、第 1 実施形態に係る第 1 制御処理部 52 と同様に、送信データを行列状に並べて、列及び行をランダムに並び替えた状態で第 1 RAM 51-1 から送信データを出力するように第 1 RAM 51-1 を制御に対する制御を行なうものである。このため、制御処理部 52-1 は、図 16 に示すように、書込処理部 60-3 (以下、「第 4 書込処理部 60-3」と言う) と読出処理部 70-3 (以下、「第 4 読出処理部 70-3」と言う) とをそなえて構成されている。

【0097】第 4 読出処理部 70-3 は、第 1 実施形態に第 2 読出処理部 60-2 と同様に機能するものであり、第 1 RAM 51-1 からデータを読み出す制御を行なうものであり、カウンタ 61 をそなえて構成されている。また、第 4 書込処理部 (第 1 書込制御部) 60-3 は、送信データを行列状に並べて、列及び行をランダムに並び替えた状態で第 1 RAM 51-1 から出力されるように第 1 RAM 51-1 に対する制御を行なうものである。

【0098】このため、第 4 書込処理部 60-3 は、A 列発生回路 71-1、1 行発生回路 72-1、加算器 73 をそなえて構成されている。インタリープ部 50-j 1 の A 列発生回路 71-1、1 行発生回路 72-1 は、図 11 に示す A 列発生回路 71 と 1 行発生回路 72 と同じ様に構成することができるが、第 1 選択回路 71-a は、「24」の倍数を選択するように構成される他、第 4 選択回路 72-a は、「0~23」内でパルス信号を出力するように構成される。

【0099】デインタリープ部 50-d は、インタリープ部 50-j 1 にてインタリープしたデータを行及び列をランダムに並び替えてインタリープ前のデータ順で読み出すようになっている。このように、インタリープ部 50-j 1 とデインタリープ部 50-d との組み合わせた場合も、伝送中にバースト的な誤りが発生しても、簡素な構成で、容易に伝送品質の低下を抑制できる。

【0100】(1-2) 第 1 実施形態の第 2 変形例の説明

第 1 実施形態の第 2 変形例について図 5 を用いて説明する。第 1 実施形態の第 2 変形例に係る MS 50-2、BS 100-2 は、第 1 実施形態に係る MS 50、BS 100 とほぼ同様の機能を有すものであるが、図 10 に示す第 1 実施形態に係るインタリープ部 50-j の構成と図 13 に示す第 1 実施形態に係るデインタリープ部 50-d の構成をそれぞれ入れ替えて、インタリープ部 50-j 2、デインタリープ部 50-d 2 を構成する点で第 40

10

1 実施形態に係る MS 50、BS 100 と異なる。

【0101】なお、本第 1 実施形態の第 2 変形例の説明において、前述の第 1 実施形態等にて記述した符号と同じ符号を付したもののは、同一若しくはほぼ同様のものとする。また、デインタリープ部 50-d 2 は、図 10 に示すように、インタリープ部 50-j と同様に構成され、図 10 に示す第 1 RAM 51 は、データ抽出部 50-c から送られてくる入力データを記憶し、第 1 RAM 51 に保持するデータを第 1 読出処理部 70 の制御の下、誤り訂正復号化部 50-e へ出力するようになっている。

【0102】また、インタリープ部 50-j 2 は、図 13 に示すように、デインタリープ部 50-d と同様に構成され、図 13 に示す第 2 RAM 53 は、誤り訂正符号化部 50-i から送られてくる入力データを第 2 書込処理部 60-1 の制御の下に記憶し、第 2 読出処理部 70-1 の制御の下、保持するデータを信号組立部 50-k へ出力するようになっている。

【0103】このように構成された、MS 50-2、BS 100-2 によっても、前記第 1 実施形態に係る MS 50、BS 100 と同様に、例えば、MS 50-2 から BS 100-2 へ送信したデータが、伝送中にフェージングの影響を受けて誤りが発生したとしても、送信側の MS 50-2 が送信に際し送信データを行及び列をランダムに入れ替え、受信側の BS 100-2 は、インタリープ後のデータを受信すると、インタリープ前の状態に並び替える。

【0104】従って、伝送過程で、送信側でランダムに並び替えられた 384 個のデータ中にバースト的な誤りが発生しても、受信側で、訂正し易い誤りの形に形成するためそれらの誤りをランダムに分散するので、容易に誤りを訂正することができ、伝送品質の低下を抑制できる。なお、第 1 実施形態の第 1 変形例に係るデインタリープ部 50-d 1 とインタリープ部 50-j の構成を入れ替えた場合も同様である他、インタリープ部 50-j 1 とデインタリープ部 50-d の構成を入れ替えた場合も同様である。

【0105】(2) 第 2 実施形態の説明

第 2 実施形態の説明についても図 5 を用いて説明する。図 5 に示す第 2 実施形態に係る MS 50-3、BS 100-3 は、第 1 実施形態に係る MS 50、BS 100 とほぼ同様の機能を有するものであるが、第 1 実施形態に係るデインタリープ部 50-d 及びインタリープ部 50-j の A 列発生回路 71、1 行発生回路 2 を ROM とカウンタとを用いて構成する点で異なる。

【0106】なお、本第 2 実施形態の説明において、前述の第 1 実施形態等にて記述した符号と同じ符号を付したもののは、同一若しくはほぼ同様のものとする。ここで、図 17 は、第 2 実施形態に係るデインタリープ部を示すブロック図であり、この図 17 に示すように、デイ

30

40

50

ンタリープ部 50-d 3 は、第 1 実施形態に係るインタリープ部 50-d と同様に第 2 RAM 53、加算器 73、カウンタ 61 を備える他、A 列発生回路 71-2、1 行発生回路 71-2 をそなえて構成されている。

【0107】ここで、A 列発生回路 71-2 は、第 1 実施形態に係る A 列発生回路 71 と同様の機能を有するものであるが、図 17 に示すように、ROM (Read Only M

emory) 71-2 a、カウンタ 71-2 b をそなえて構成されており、ROM (メモリ) 71-2 a は、A 列内の 24 個の番号 (図 8 参照) をそれぞれ所定のアドレスに保持するものである。下記表 3 に、ROM 71-2 a のデータ保持例を示す。

【0108】

【表 3】

データ保持例

アドレス	0	1	2	3	4	5	6	7	.....	20	21	22	23
データ	000	240	288	144	256	128	064	032	.....	224	112	304	368

【0109】上記表 3 に示すように、ROM 71-2 a は、図 8 に示す A 列内の 24 個の番号を上から順にそれぞれ保持しており、例えば、アドレス “4” には番号 “256” が保持されている。ROM 71-2 a は、カウンタ 71-2 b から出力されるカウント値 (上記表 3 のアドレス) を受信すると、そのアドレスに保持するデータを読み出して加算器 73 へ出力するようになっている。

【0110】また、カウンタ 71-2 b は、自走のカウンタであり、“0” から “23” までのカウントを行ない、カウント値を ROM 71-2 a の読み出しアドレスとして出力し、最大カウント値 “23” に至ると再び “0” からカウントを行なうようになっている。カウン

タ 71-2 b は、カウント周期が一巡すると桁上りパルスを 1 行発生回路 72-2 のカウンタ 72-2 b (後述) へ送出するようになっている。

【0111】一方、1 行発生回路 72-2 は、第 1 実施形態に係る 1 行発生回路 72 と同様の機能を有するものであるが、図 17 に示すように、ROM 72-2 a とカウンタ 72-2 b をそなえて構成されており、ROM (メモリ) 72-2 a は、1 行内の 16 個の番号を (図 8 参照) をそれぞれ所定のアドレスに保持するものである。下記表 4 に、ROM 72-2 a のデータ保持例を示す。

【0112】

【表 4】

データ保持例

アドレス	0	1	2	3	4	5	6	7	.....	12	13	14	15
データ	000	015	009	008	004	002	001	012	.....	010	005	014	007

【0113】上記表 4 に示すように、ROM 72-2 a は、図 8 に示す 1 行内の 16 個の番号を左から順にそれぞれ保持しており、例えば、アドレス “3” には番号 “008” が保持されている。ROM 72-2 a は、カウンタ 72-2 b から出力されるカウント値 (上記表 4 のアドレス) を受信すると、そのアドレスに保持するデータを読み出して加算器 73 へ出力するようになっている。

【0114】また、カウンタ 72-2 b は、“0” から “15” までのカウントを行ない、カウント値を ROM 72-2 a の読み出しアドレスとして出力し、最大カウント値 “15” に至ると再び “0” からカウントを行なうようになっている。なお、カウンタ 72-2 b は、A 列発生回路 71-2 のカウンタ 71-2 b から桁上りパルスを受信することで、カウントアップを行なうようになっている。

【0115】また、図 13 に示す加算器 73 から出力される書き込みアドレスは、表 1 に示す例と同じである。ここで、図 18 は、第 2 実施形態に係るインタリープ部を示すブロック図であり、この図 18 に示すように、イ

ンタリープ部 50-j 3 は、第 1 実施形態に係るインタリープ部 50-j と同様に第 1 RAM 51、加算器 73、カウンタ 61 を備える他、A 列発生回路 71-2、1 行発生回路 72-2 をそなえて構成されている。

【0116】上述の如く構成された第 2 実施形態に係る MS 50-3、BS 100-3 によれば、MS 50-3 が BS 100-3 へデータを送信する場合、第 1 実施形態に係る MS 50、BS 100 と同様に、MS 50 のインタリープ部 50-j 3 が、送信データを行及び列をランダムに入れ替えて、図 9 示すようなデータ順で信号組立部 50-k へインタリープ後のデータを送出する。

【0117】インタリープ部 50-j 3 は、インタリープを行なう際に、第 1 RAM 51 に記憶するデータを ROM 71-2 a 及び ROM 72-2 a からそれぞれ送出されるデータ (上記表 3 及び表 4 参照) を加算器 73 にて足し合わせた値を読み出しアドレスとして使用し、384 個のデータ (000~383) をランダムに読み出す。その後、インタリープ後のデータは、拡散器 50-1 等を介して BS 100-3 へと送られる。

【0118】BS 100-3 では、MS 50-1 から送

られてくるデータを逆拡散器 50-b 等を介して受信し、デインタリープ部 50-d 3 にてデインタリープし、インタリープ前のデータ順に誤り訂正復号化部 50-e へ送出する。デインタリープ部 50-d 3 は、デインタリープを行なう際に、第 2 RAM 53 に記憶するデータを ROM 71-2a 及び ROM 72-2a からそれぞれ送出されるデータ（上記表 3 及び表 4 参照）を加算器 73 にて足し合わせた値を書き込みアドレスとして使用し、384 個のデータ（000～383）をランダムに第 2 RAM 53 に書き込む。データを第 2 RAM 53 に書き込んだ後、デインタリープ部 50-d 3 は、カウンタ 61 のカウント値“0”から順番に、384 個のデータを読み出し制御を行なう。

【0119】このように構成された、MS 50-3, BS 100-3 によれば、第 1 実施形態で述べた効果の他、ランダム発生に ROM 71-2a, 72-2a を用いることで、アドレス発生の基準となる A 列内の 24 個の番号と 1 行内の 16 個の番号とを発生する順序等を容易に設定することができる他、確実に 384 個のデータ（000～383）の並び替えを行なえて、伝送品質の低下を更に抑制できる。

【0120】(2-1) 第 2 実施形態の一変形例の説明 第 2 実施形態の一変形例の説明についても図 5 を用いて説明する。図 5 に示す第 2 実施形態の一変形例に係る MS 50-4, BS 100-4 は、第 2 実施形態に係る MS 50-3, BS 100-3 とほぼ同様の機能を有するものであるが、第 2 実施形態に係るデインタリープ部 50-d 3 及びインタリープ部 50-j 3 と比較して、データをインタリープする時或いはデインタリープする時に ROM を用いてアドレスをランダム発生する点で、第 2 実施形態と異なる。

【0121】なお、本第 2 実施形態の一変形例の説明において、前述の第 2 実施形態等にて記述した符号と同じ符号を付したもののは、同一若しくはほぼ同様のものとする。即ち、MS 50-4 と BS 100-4 は、第 2 実施形態に係るデインタリープ部 50-d 3 の代わりに第 1 実施形態の第 1 変形例に係るデインタリープ装置 50-d 1 をそなえて構成される。

【0122】このように構成された MS 50-4, BS 100-4 によても、第 1, 第 2 実施形態で述べたと同様、送信側で送信データを行及び列をランダムに入れ替えて、図 9 に示すようなインタリープ後のデータに形成し、受信側でインタリープ後のデータを行及び列をランダムに入れ替えてインタリープ前のデータ順に誤り訂正符号化部 50-e に送出するので、伝送中にバースト的な誤りが発生しても、訂正し易い形の誤りに、誤りを分散することで、伝送品質の低下を抑制できるとともに、ランダム発生に ROM 71-2a, 72-2a を用いることで、アドレス発生の基準となる A 列内の 24 個の番号と 1 行内の 16 個の番号とを発生する順序等を容

易に設定することができる他、確実に 384 個のデータ（000～383）の並び替えをえて、伝送品質の低下を更に抑制できる。

【0123】また、MS 50-4 と BS 100-4 は、第 2 実施形態に係るインタリープ部 50-j 3 の代わりに第 1 実施形態の第 1 変形例に係るインタリープ装置 50-j 1 をそなえて構成することもできる。このように構成した場合も上記と同様に、伝送品質の低下を抑制でき、受信側のランダム発生を ROM 71-2a, 72-2a を用いて容易に実現できる。

【0124】(4) その他

なお、上記の説明では、CDMA 通信を例に説明をしたが、本発明は、その他の無線通信にて、誤り訂正符号を用いて誤りを訂正する機能をそなえる場合は、同様に実施することができる。また、上記の説明では、インタリープ部 50-j は、誤り訂正符号化部 50-i にて誤り訂正符号を付加されたデータをインタリープする場合を説明したが、誤り訂正符号としてターボ符号が用いられる場合、誤り訂正符号化部 50-i にインタリープする機能をそなえて構成することもできる。なお、ターボ符号は、畳み込み符号、BCH 符号、リードソロモン符号とインタリープを組み合わせた符号である。

【0125】例えば、図 19 は、インタリープ機能を有する誤り訂正符号化部 50-i 1 を示す図であり、この図 19 に示す誤り訂正符号化部 50-i 1 は、インタリープ部 50-j と符号化装置 50-i-a をそなえて構成されている。ここで、符号化装置 50-i-a（図中「ENC」と表記）は、畳み込み等を行なうものである。

【0126】この図 19 に示す誤り訂正符号化部 50-i 1 にデータ u が入力されると、データ u は、符号化装置 50-i-a やインタリープ部 50-j 等を介して 3 つの信号 x<sub>1</sub>, x<sub>2</sub>, x<sub>3</sub> として形成される。これらのデータ x<sub>1</sub>, x<sub>2</sub>, x<sub>3</sub> は、インタリープ部 50-j へ送られそれぞれインタリープされた後、拡散器 50-i 1 等を介して外部へ送信される。

【0127】一方、受信側のデータ y<sub>1</sub>, y<sub>2</sub>, y<sub>3</sub>（送信中にフェージングの影響を受けて x<sub>1</sub> は y<sub>1</sub> に、x<sub>2</sub> は y<sub>2</sub> に、x<sub>3</sub> は y<sub>3</sub> に変形したと仮定）は、図 20 に示す誤り訂正符号化部 50-e 1 へと送られる。この誤り訂正符号化部 50-e 1 は、図 20 に示すように、復号化装置 50-e-a, インタリープ部 50-j, デインタリープ部 50-d をそなえて構成されている。

【0128】復号化装置 50-e-a は、畳み込み復号等を行なうものである。この図 20 に示す誤り訂正符号化部 50-e 1 にデータ y<sub>1</sub>, y<sub>2</sub>, y<sub>3</sub> は、それぞれ相間の割合を小さくして、誤り率を小さくしたデータを誤り検出部 50-f へと送るようになっており、具体的には、データ y<sub>1</sub> とデータ y<sub>2</sub> とで復号したデータ y<sub>1</sub>' をインタリープ部 50-j がインタリープする。このインタリープ後のデータとデータ y<sub>1</sub> とで更に、復号を行なつ

たデータ  $y_1$ 、" を更にデインタリープする。

【0129】誤り訂正復号化部 50-e 1 は、そのデインタリープ部 50-d にてデインタリープしたデータとデータ  $y_1$  とで復号等上記同様の処理を行ない相関を少なくして復号を行なったデータ  $u'$  を出力する。このようにターボ符号を行なうことで、ターボ符号の重み分布の改善を計れる。

【0130】また、図 6～図 8 等に示す行列の並び替えを別々に行なうように構成することもできる。ここで、図 21 は、インタリープ部 50-j 5 を示すブロック図であり、この図 21 に示すインタリープ部 50-j 5 は、インタリープ RAM 56A～56C とカウンタ 61 A～61C と加算器 73 と行発生回路 71A, 72B, 72C と列発生回路 72A, 71B, 71C とをそなえて構成されている。

【0131】ここで、インタリープ RAM (第 1 記憶部) 56A～56C は、第 1 RAM 51 と同様のものであり、送信データを記憶するものである。

【0132】また、行発生回路 71A, 列発生回路 71B, 71C は、A 列発生回路と同様の機能を有するものであり、各タイミング毎に異なる番号を加算器へ出力するようになっており、行発生回路 71A は、図 7 に示す 1 行内の 16 個の番号を出力するようになっている。また、列発生回路 71B は、番号(000～015)を"000" から順に発生させるものであり、列発生回路 71C は、番号(000～368)を"000" 及び 16 の倍数を"000" から順に"368" まで発生させるものである。

【0133】また、列発生回路 72A, 行発生回路 72B, 72C は、1 行発生回路 72 と同様の機能を有するものであり、列発生回路 72A は、番号(000～015)を"000" から順に発生させるものであり、行発生回路 72B は、図 8 に示す A 列内の 24 個の番号を上から順に発生させるものであり、行発生回路 72C は、番号(000～015)を"000" から順に発生させるものである。

【0134】また、列発生回路 72A, 行発生回路 72B, 72C は、それぞれ行発生回路 71A, 列発生回路 71B, 71C から行上りパルスの受信を契機に加算器 73 へ出力する番号を変化させるようになっている。図 21 に示すインタリープ装置 50-j 5 によれば、データ(000～383)は、図 6～図 8 に示す並び替えが行なわれて、図 9 に示す順序になる。

【0135】ところで、図 25～図 32 は、それぞれインタリーピング(24[4[2 × 2] × 6[3 × 2]] × 16[4[[2 × 2] × 4[2 × 2]]])を説明するための図であり、以下、インタリーピング(24[4[2 × 2] × 6[3 × 2]] × 16[4[[2 × 2] × 4[2 × 2]]])について説明すると、384 個のデータは、それぞれ図 25 に示すように、24 行 16 列に行列状に並べられる。

【0136】ここで、インタリーピングは、16 列を図 25 に示す列番号 (図 25 中に示す 1～16) 順に列単

位の並び替えを行なう。図 26 は、図 25 に示す列単位の並び替えを行なった後の 384 個のデータが並べられている状態を示す図である。384 個のデータは、16 列を 4 分割され、列番号 (図 26 中に示す 1～4) 順にそれぞれ 4 列まとめて並び替えられる。図 27 は、図 26 に示す列の並び替えを行なった後の 384 個のデータが並べられている状態を示す図である。

【0137】ついで、384 個のデータは、16 列を 4 分割され、各分割された 4 列内に列番号 (図 27 中に示す 1～4) 順に並び替えられる。図 28 は、図 27 に示す列の並び替えを行なった後の 384 個のデータが並べられている状態を示す図である。次に、384 個のデータは、24 行を図 28 に示す行番号 (図 28 に示す 1～24) 順に並び替えられる。図 29 は、図 28 に示す行単位の並び替えを行なった後の 384 個のデータが並べられている状態を示す図である。

【0138】さらに、384 個のデータは、図 29 に示すように 24 行を 6 分割されて、行番号 (図 29 中に示す 1～6) 順にそれぞれ 4 行まとめて並び替えられる。図 30 は、図 29 に示す行の並び替えを行なった後の 384 個のデータが並べられている状態を示す図である。ついで、384 個のデータは、図 30 に示すように 6 分割されて、各分割された 4 行内に行番号 (図 30 に示す 1～4) 順に並び替えられる。図 31 は、図 30 に示す行の並び替えを行なった後の 384 個のデータが並べられている状態を示す図である。

【0139】そして、図 31 に示す 384 個のデータは、列方向に"000", "192", "096", "288", "032", "224", "128" と読み出され、1 列内の 24 個のデータが終了すると、右側の列の先頭から再び行方向に読み出しがなっている。例えば、図 31 に示す"000" を含む列の最後の"368" の読み出しが終了すると、右側の列の先頭にある"008" が読み出されるようになっている。

【0140】図 32 は、インタリープ後の 368 個のデータが並べられている状態を示す図である。なお、図 32 に示すインタリープ後の 368 個のデータは、"000" から右方向に並べられており、図 32 中右端に示すデータ"368" の次には、"008" が続くことを意味し、また"376" の次には"004" 等が続く事を意味する。ここで、上記インタリーピング(24[4[2 × 2] × 6[3 × 2]] × 16[4[[2 × 2] × 4[2 × 2]]])は、前記の A 列発生回路 71 等や 1 行発生回路 72 等を用いて容易に行なうことができる。

【0141】例えば、A 列発生回路 71 等を図 31 に示す A' 列内の 24 個の番号 (発生する順番に言うと、"000", "192", "096", "288", "032", "224", "128", "320", "064", "256", "160", "352", "016", "208", "112", "304", "048", "240", "144", "336", "080", "272", "176", "368") を発生するよう構成すればよい。また、1 行発生回路 72 等を図 31 に示す 1' 行内の 16 個の番号 (発生する順

番に音うと、"000", "008", "004", "012", "002", "010", "006", "014", "001", "009", "005", "013", "003", "011", "007", "0156") を発生するように構成すればよい。

【0142】なお、上記インターリーピング(24[4[2×2]×6[3×2]]×16[4[2×2]×4[2×2]])に限らず、その他のインターリーピング(20[4[2×2]×5[3×2]]×16[4[[2×2]×4[2×2]]])等をも、本発明は実施できる。ところで、上記の説明では、行及び列をそれぞれランダムに入れ替える場合を説明したが、行及び列のいずれか一方をランダムに入れ替えてデータを並び替えを行なうように構成できる。また、上記では、メモリとしてROM 71-2a等を用いる場合を例として説明したが、メモリはその他の記憶素子を用いてもよし。

【0143】並びに、本発明は、上記詳述した以外に発明の趣旨を逸脱しない範囲で様々な形態で実施できる。

【0144】

【発明の効果】以上詳述したように、本発明の請求項1記載のインターリーピング方法によれば、送信すべきデータを行列状に並べて、少なくとも列及び行のいずれか一方を単位にランダムにより該データを並び替えて時系列に出力することで、伝送中のフェーリングの影響により、送信データ中にバースト的な誤りが発生しても、比較的容易なインターリーピングにより、データの分散を偏りのないものにするので、回線品質の低下を抑制できる。

【0145】一方、本発明の請求項2記載のデインターリーピング方法によれば、インターリーピング後の受信データを行列状に並べて、少なくとも列及び行のいずれか一方を単位にランダムに並び替えて時系列に出力することにより、比較的容易なデインターリーピングにより、データの分散を偏りのないものにするので、回線品質の低下を抑制できる。

【0146】他方、本発明の請求項3記載のインターリーピング装置によれば、該第1制御部が該送信データを行列状に並べて、少なくとも列及び行のいずれか一方を単位にランダムに並び替えた状態で該第1記憶部から出力するよう該第1記憶部に対する制御を行なうことにより、簡素な構成の下、比較的容易なインターリーピングにより、データの分散を偏りのないものにするので、回線品質の低下を抑制できる。

【0147】さらに、本発明の請求項4記載のインターリーピング装置によれば、第1書込制御部が、該送信データを行列状に並べて少なくとも列及び行のいずれか一方を単位にランダムに並び替えた状態で該第1記憶部に書き込むための、書き込みアドレスを発生して、該送信データの書き込みを行ない、該第1記憶部に記憶された該送信データはアドレス順に読み出されることによっても、比較的容易なインターリーピングを行なえて、回線の品質低下を抑制できる。

【0148】さらに、本発明の請求項5記載のインターリーピング装置によれば、列番号発生部が列番号をランダムに

発生し、行番号発生部が行番号をランダムに発生し、該第1書込制御部が、該列番号発生部及び該行番号発生部にて発生する各番号を該書き込みアドレスとして、該第1記憶部に該送信データを書き込むことにより、確実に簡易なインターリーピングを行なえて、回線品質の低下を抑制できる。

【0149】また、本発明の請求項6記載のインターリーピング装置によれば、該第1制御部が、該送信データを該第1記憶部にアドレス順に書き込み、第1読出制御部が、該第1記憶部に書き込まれている該送信データを行列状に並べて少なくとも列及び行のいずれか一方を単位にランダムに並び替えた状態で該第1記憶部から読み出すための、読み出しアドレスを発生して、該送信データの読み出しを行なうことによても、比較的容易なインターリーピングを行なえて、回線品質の低下を抑制できる。

【0150】さらに、本発明の請求項7記載のインターリーピング装置によれば、列番号発生部が列番号をランダムに発生し、行番号発生部が行番号をランダムに発生し、該第1読出制御部が、該列番号発生部及び該行番号発生部にて発生する各番号を該読み出しアドレスとして、該第1記憶部から送信データを読み出すことにより、確実に簡易なインターリーピングを行なえて、回線品質の低下を抑制できる。

【0151】さらに、本発明の請求項8記載のインターリーピング装置によれば、メモリから出力される番号が、アドレスとして用いられるので、予め出力する番号を容易に設定することができ、簡単にデータの分散を偏りのないものにできるので、回線品質の低下を抑制できる。次に、本発明の請求項9記載のデインターリーピング装置によれば、第2制御部が、該受信データを行列状に並べて、少なくとも列及び行のいずれか一方を単位にランダムに並び替えたインターリーピング前の状態で該第2記憶部から出力するよう該第2記憶部を制御するので、簡素な構成の下、比較的容易なデインターリーピングにより、誤りデータの分散を偏りのないものにするので、回線品質の低下を抑制できる。

【0152】さらに、本発明の請求項10記載のデインターリーピング装置によれば、第2書込制御部が、該受信データを行列状に並べて少なくとも列及び行のいずれか一方を単位にランダムに並び替えたインターリーピング前の状態で該第2記憶部に書き込むための、書き込みアドレスを発生して、該受信データの書き込みを行ない、該第2制御部が、該第2記憶部に記憶された該受信データをアドレス順に読み出すことによても、容易にデインターリーピングを行なえて、回線品質の低下を抑制できる。

【0153】さらに、本発明の請求項11記載のデインターリーピング装置によれば、列番号発生部が列番号をランダムに発生し、行番号発生部が行番号をランダムに発生し、該第2書込制御部が、該列番号発生部及び該行番号

発生部にて発生する各番号を該書き込みアドレスとして、該第2記憶部にデータを書き込むことにより、確実にデインタリープW行なえて、回線品質の低下を抑制できる。

【0154】または、本発明の請求項12記載のデインタリープ装置によれば、該第2制御部が、該受信データを該第2記憶部にアドレス順に書き込むとともに、第2読出制御部が、該第2記憶部に書き込まれている該受信データを行列状に並べて少なくとも列及び行のいずれか一方を単位にランダムに並び替えたインタリープ前の状態で該第2記憶部から読み出すための、読み出しあドレスを発生して、該受信データの読み出しを行なうことによっても、容易にデインタリープを行なえて、回線品質の低下を抑制できる。

【0155】さらに、本発明の請求項13記載のデインタリープ装置によれば、列番号発生部が列番号をランダムに発生し、行番号発生部が行番号をランダムに発生し、該第2読出制御部が、該列番号発生部及び該行番号発生部にて発生する各番号を該読み出しあドレスとして、該第2記憶部から該受信データを読み出すことにより、確実にデインタリープを行なえて、回線品質の低下を抑制できる。

【0156】さらに、本発明の請求項14記載のデインタリープ装置によれば、メモリから出力される番号が、アドレスとして用いられ、予め出力する番号を容易に設定することができて、簡単に誤りデータの分散を偏りのないものにするので、回線品質の低下を抑制できる。次に、本発明の請求項15記載のインタリープ/デインタリープシステムによれば、該インタリープ装置が、該送信データを行列状に並べて、少なくとも列及び行のいずれか一方を単位にランダムに並び替えられた状態で出力する一方で、該デインタリープ装置が、受信データを行列状に並べて、少なくとも列及び行のいずれか一方を単位にランダムに並び替えられることにより、インタリープ前の状態で出力することにより、インタリープ後のデータにバースト的な誤りが発生しても、簡単な構成の下、比較的容易にデータの分散を偏りのないものにするので、回線品質の低下を抑制できる。

【0157】並びに、本発明の請求項16記載のインタリープ/デインタリープ装置によれば、インタリープ装置とデインタリープ装置とが送信データをランダムに並び替え、受信データの配列もランダムに並び替えることにより、送信データ及び受信データの回線品質の低下を抑制できる。

#### 【図面の簡単な説明】

【図1】本発明のインタリープ装置を示す原理ブロック図である。

【図2】本発明のデインタリープ装置を示す原理ブロック図である。

【図3】本発明のインタリープ/デインタリープシス

ムを示す原理ブロック図である。

【図4】本発明のインタリープ/デインタリープ装置を示す原理ブロック図である。

【図5】本発明の第1実施形態に係るMSの構成を示すブロック図である。

【図6】本発明の第1実施形態に係るインタリープ部のインタリープを説明するための図である。

【図7】本発明の第1実施形態に係るインタリープ部のインタリープを説明するための図である。

10 【図8】本発明の第1実施形態に係るインタリープ部のインタリープを説明するための図である。

【図9】本発明の第1実施形態に係るインタリープ部にてインタリープされたデータを示す図である。

【図10】本発明の第1実施形態に係るインタリープ装置を示すブロック図である。

【図11】本発明の第1実施形態に係る第1RAM読出処理部の詳細な構成を示すブロック図である。

20 【図12】(a)～(d)は、それぞれ1行発生回路のシフトレジスタの概略動作を説明するためのタイムチャートである。

【図13】本発明の第1実施形態に係るデインタリープ装置を示すブロック図である。

【図14】本発明の第1実施形態の第1変形例に係るデインタリープ部の構成を示すブロック図である。

【図15】本発明の第1実施形態の第1変形例に係るA列発生回路と1行発生回路と加算器からそれぞれ出力される値を示す図である。

【図16】本発明の第1実施形態の第1変形例に係るインタリープ部の構成を示すブロック図である。

30 【図17】本発明の第2実施形態に係るデインタリープ部を示すブロック図である。

【図18】本発明の第2実施形態に係るインタリープ部を示すブロック図である。

【図19】インタリープ機能を有する誤り訂正符号化部を示すブロック図である。

【図20】インタリープ機能及びデインタリープ機能を有する誤り訂正復号化部を示すブロック図である。

【図21】その他のインタリープ部を示すブロック図である。

【図22】一般的なブロックインタリープを説明するための図である。

【図23】一般的なランダムインタリープを説明するための図である。

【図24】一般的なランダムインタリープを説明するための図である。

【図25】インタリーピング(24[4[2×2]×6[3×2]]×16[4[2×2]×4[2×2]])を説明するための図である。

【図26】インタリーピング(24[4[2×2]×6[3×2]]×16[4[2×2]×4[2×2]])を説明するための図である。

【図27】インタリーピング(24[4[2×2]×6[3×2]])

×16[4[2×2]×4[2×2]])を説明するための図である。

【図28】インタリーピング(24[4[2×2]×6[3×2]])

×16[4[2×2]×4[2×2]])を説明するための図である。

【図29】インタリーピング(24[4[2×2]×6[3×2]])

×16[4[2×2]×4[2×2]])を説明するための図である。

【図30】インタリーピング(24[4[2×2]×6[3×2]])

×16[4[2×2]×4[2×2]])を説明するための図である。

【図31】インタリーピング(24[4[2×2]×6[3×2]])

×16[4[2×2]×4[2×2]])を説明するための図である。

【図32】インタリーピング(24[4[2×2]×6[3×2]])

×16[4[2×2]×4[2×2]])を説明するための図である。

【符号の説明】

1 インタリーピング装置

2 第1記憶部

3 第1制御部

4 ディンタリーピング装置

5 第2記憶部

6 第2制御部

7 インタリーピング/ディンタリーピングシステム

8A, 8B インタリーピング/ディンタリーピング装置

50, 50-1, 50-2, 50-3, 50-4 MS

50-a 受信機

50-b 逆拡散器

50-c データ抽出部

50-d, 50-1, 50-d2, 50-d3, 50-

d4 ディンタリーピング部(ディンタリーピング装置)

50-e, 50-e1 誤り訂正復号化部

50-ea 復号化装置

50-f 誤り検出部

50-g CPU

50-h 誤り検出符号化部

50-i, 50-i1 誤り訂正符号化部

50-ia 符号化装置

50-j, 50-j1, 50-j2, 50-j3, 50-

-j4, 50-j5 ディンタリーピング部(ディンタリーピング装置)

50-k 信号組立部

50-l 拡散器

50-m 送信機

50-n デュブレクサ

50-p アンテナ

51, 51-1, 56A~56B インタリーピングRAM  
(第1記憶部)

52, 52-1 制御処理部(第1制御部)

53, 53-1 インタリーピングRAM(第2記憶部)

54, 54-1 制御処理部(第2制御部)

60 第1読出処理部

60-1 第2書込寄り部(第2書込制御部)

60-2 第3書込処理部

60-3 第4書込処理部(第1書込制御部)

61, 61A~61B カウンタ

70 第1読出処理部(第1読出制御部)

70-1 第2読出処理部

70-2 第3読出処理部(第2読出制御部)

70-3 第4読出処理部

71, 71-1, 71-2 A列発生回路(列番号発生部)

71-2a, 72-2a ROM(メモリ)

71-2b, 72-2b カウンタ

71-a 第1選択回路

71-b 第2選択回路

71-c 第3選択回路

71-d, 74 AND回路

71A 行発生回路(行番号発生部)

71B, 71C 列発生回路(列番号発生部)

72, 72-1, 72-2 1行発生回路(行番号発生部)

72-a 第4選択回路

72-b スイッチ(SW)

72A 列発生回路(行番号発生部)

72B, 72C 行発生回路(行番号発生部)

73 加算器

75-a EX-OR

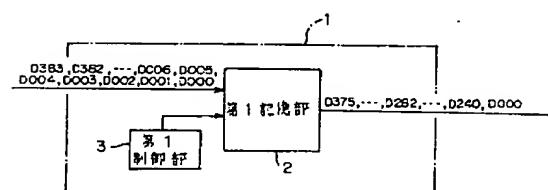
75-b シフトレジスタ

75-b1~75-b9 フリップフロップ

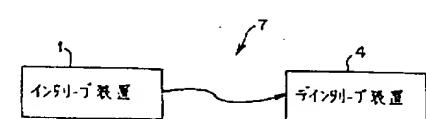
75-c 設定制御部

100, 100-1, 100-2, 100-3, 400-4 BS

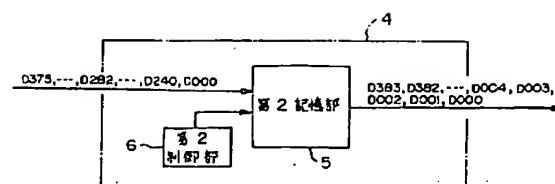
【図1】



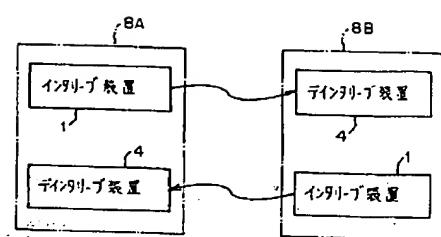
【図3】



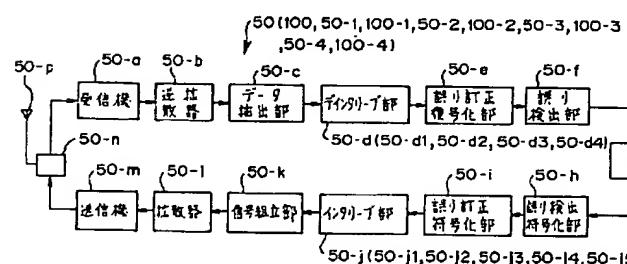
【図 2】



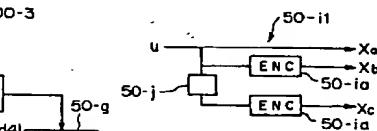
【図 4】



【図 5】



【図 19】



【図 6】

	A	B	C	D	E	F	G	H	I	J	K	L	M	N	O	P
1	000 010 002 003 004 005 006 007 008 009 010 011 012 013 014 015															
2	016 017 018 019 020 021 022 023 024 025 026 027 028 029 030 031															
3	032 033 034 035 036 037 038 039 040 041 042 043 044 045 046 047															
4	048 049 050 051 052 053 054 055 056 057 058 059 060 061 062 063															
5	064 065 066 067 068 069 070 071 072 073 074 075 076 077 078 079															
6	080 081 082 083 084 085 086 087 088 089 090 091 092 093 094 095															
7	096 097 098 099 100 101 102 103 104 105 106 107 108 109 110 111															
8	112 113 114 115 116 117 118 119 120 121 122 123 124 125 126 127															
9	129 129 130 131 132 133 134 135 136 137 138 139 140 141 142 143															
10	144 145 146 147 148 149 150 151 152 153 154 155 156 157 158 159															
11	160 181 162 163 164 165 166 167 168 169 170 171 172 173 174 175															
12	178 177 178 178 180 181 182 183 184 185 186 187 188 189 190 191															
13	192 193 194 195 196 197 198 199 200 201 202 203 204 205 206 207															
14	208 209 210 211 212 213 214 215 216 217 218 219 220 221 222 223															
15	224 225 226 227 228 229 230 231 232 233 234 235 236 237 238 239															
16	240 241 242 243 244 245 246 247 248 249 250 251 252 253 254 255															
17	256 257 258 259 260 261 262 263 264 265 266 267 268 269 270 271															
18	272 273 274 275 276 277 278 279 280 281 282 283 284 285 286 287															
19	288 289 290 291 292 293 294 295 296 297 298 299 300 301 302 303															
20	304 305 306 307 308 309 310 311 312 313 314 315 316 317 318 319															
21	320 321 322 323 324 325 326 327 328 329 330 331 332 333 334 335															
22	338 337 338 339 340 341 342 343 344 345 346 347 348 349 350 351															
23	352 353 354 355 356 357 358 359 360 361 362 363 364 365 366 367															
24	368 369 370 371 372 373 374 375 376 377 378 379 380 381 382 383															

【図 23】

	A	P	J	I	E	C	B	M	G	D	L	N	K	F	O	H
1	000 015 009 020 021 022 023 024 025 026 027 028 029 030 031 032 033															
2	018 019 020 021 022 023 024 025 026 027 028 029 030 031 032 033															
3	032 047 041 040 043 044 045 046 047 048 049 050 051 052 053 054															
4	048 053 057 056 057 058 059 060 061 062 063 064 065 066 067 068															
5	064 079 073 072 065 066 067 068 069 070 071 072 073 074 075 076															
6	086 111 105 104 105 106 107 108 109 109 110 111 112 113 114 115 116															
7	112 127 121 120 116 114 113 124 118 115 116 123 125 122 117 128 119															
8	128 143 137 138 132 130 129 140 134 131 139 141 138 133 142 135 140															
9	144 158 163 152 148 149 145 159 150 147 165 157 154 148 158 151 160															
10	160 175 169 164 164 162 161 172 166 163 171 173 170 165 174 167 162															
11	178 191 181 184 184 180 178 177 188 182 179 187 186 189 182 181 180															
12	192 207 201 204 199 194 193 204 198 195 203 202 203 202 197 200 199															
13	208 223 217 216 212 210 209 220 214 211 219 221 218 213 212 211 215															
14	224 235 233 232 228 226 225 239 230 227 225 237 234 229 230 228 231															
15	240 255 249 244 244 242 241 252 246 243 251 253 250 245 254 247 240															
16	255 271 265 264 264 257 256 262 259 260 267 269 266 261 270 263															
17	272 287 281 260 278 274 273 284 276 275 283 285 282 277 286 279															
18	288 298 299 298 299 300 300 301 302 303 304 305 306 307 308 309 310															
19	319 313 312 306 305 310 310 307 315 317 314 309 310 311 311 311 311															
20	320 335 327 328 324 322 321 332 328 323 337 333 330 325 334 327 327															
21	336 351 345 344 340 338 347 348 349 348 347 348 349 348 347 348 347															
22	352 367 361 360 356 355 356 357 358 359 360 361 362 363 364 365 366 367															
23	368 369 370 371 372 373 374 375 376 377 378 379 380 381 382 383															
24	368 369 370 371 372 373 374 375 376 377 378 379 380 381 382 383															

【図 9】

000 240 288 144 256 128, ..., 231 119 311 376

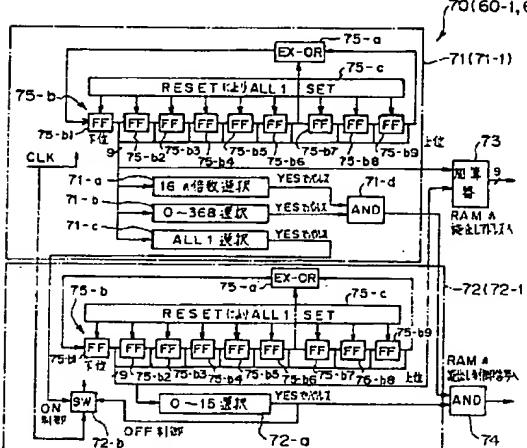
1	P	2	D	3	N	4	S
5	C	8	H	7	I	9	J
9	K	10	M	11	A	12	L
13	G	14	Q	15	E	16	B
17	T	18	R	19	O	20	F

【図 23】

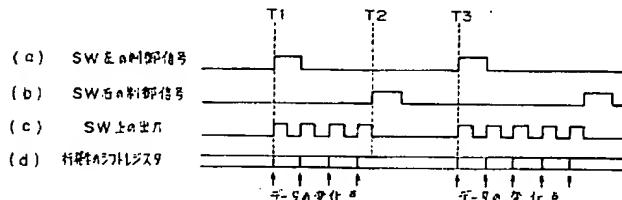
【図 8】

	A	P	J	I	E	C	B	M	G	D	L	N	K	F	O	H
1	000	015	009	008	004	002	001	012	006	003	011	013	010	005	014	007
16	240	255	249	248	244	242	241	252	246	243	251	253	250	245	247	
19	288	303	297	293	292	290	289	300	294	291	299	301	298	293	302	295
10	144	159	153	152	148	144	145	158	156	150	147	155	157	154	149	158
17	256	271	265	264	260	258	257	268	262	259	267	269	266	261	270	263
9	128	143	137	136	132	130	129	140	134	131	139	141	138	133	142	135
5	084	079	073	072	069	068	065	070	071	067	075	077	074	069	078	071
3	032	047	041	040	036	034	033	044	036	043	045	042	037	046	036	
2	018	031	025	024	020	018	017	024	022	019	027	029	023	021	030	023
18	272	287	281	280	276	274	273	284	278	275	283	285	282	277	286	279
22	338	351	345	344	340	338	337	348	342	339	347	349	346	341	350	343
13	192	207	201	200	198	194	193	203	199	195	203	205	202	197	206	199
7	058	111	103	104	100	098	097	101	102	099	107	109	108	101	110	103
4	048	064	057	056	052	050	049	060	054	051	059	061	058	053	062	055
23	352	367	361	360	356	354	353	364	358	355	363	365	362	357	365	359
12	176	191	185	184	180	178	177	188	182	179	187	189	181	181	190	183
14	208	223	217	216	212	210	209	220	214	211	219	221	216	222	216	
21	320	335	326	328	324	322	321	322	328	323	331	333	330	325	334	327
11	160	178	169	168	164	162	161	172	168	163	171	173	170	165	174	167
8	080	095	089	088	084	082	081	092	086	063	091	089	090	085	094	087
15	224	239	233	232	228	225	225	234	230	227	235	237	234	228	231	
8	112	127	121	120	118	114	113	124	111	115	123	125	122	117	128	119
20	304	319	312	312	308	306	305	316	310	307	315	317	314	309	318	311
24	368	383	377	378	372	370	368	380	374	371	379	381	378	373	382	375

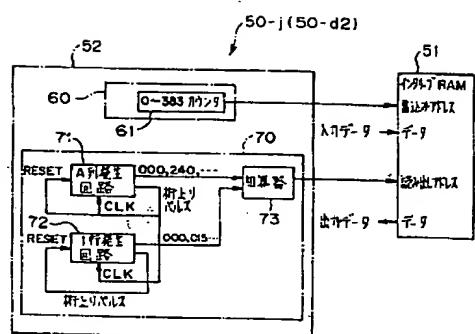
【図 11】



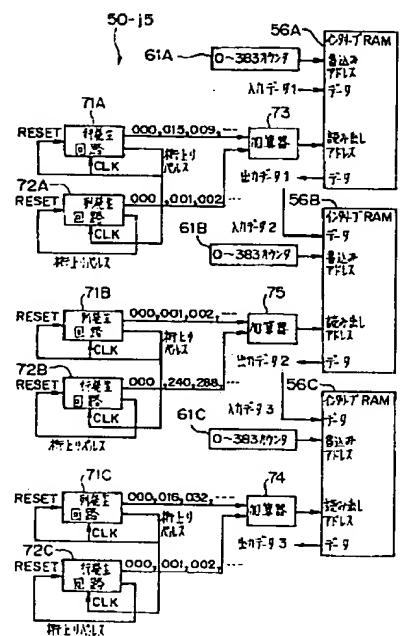
【図 12】



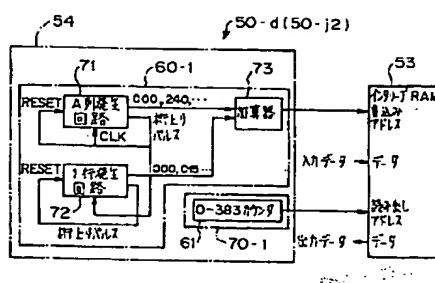
【図 10】



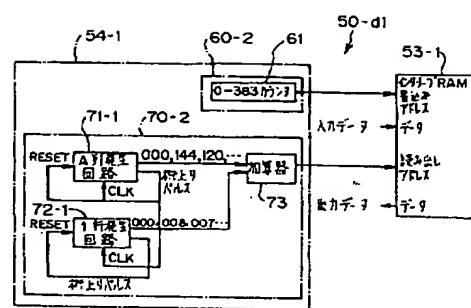
【図 21】



[図 1 3]



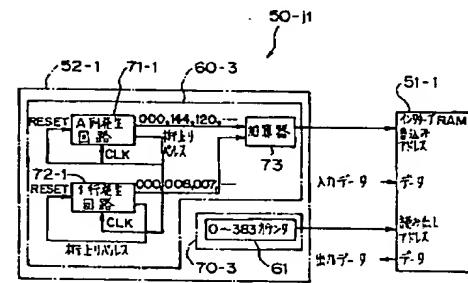
[図14]



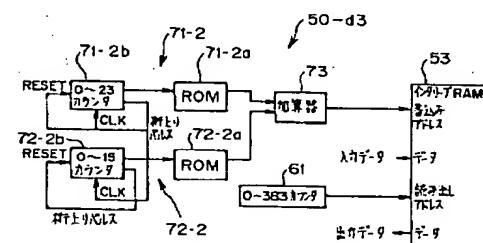
[図15]

[图 16]

八周半回転の出力	030	144	120	216	656	312	192	360	672	948	228	240
17倍半回転の出力	030	000	600	000	656	000	000	000	000	000	000	000
25倍回転の出力	030	144	120	216	656	312	192	360	72	048	228	240
168	264	336	624		000	144	120	216	656	312	192	360
030	030	030	030		008	036	036	036	036	036	036	036
158	236	336	624		008	162	128	224	304	320	320	320
240	168	264	336	624		000	144	120	216	656	312	192
030	008	008	008	008		007	007	007	007	007	007	007
248	176	272	344	632		007	151	127	223	303	319	319
288	240	168	254	336	624		000	144	... 336	624		000
007	007	007	007	007	007		013	013	... 013	013		006
296	247	175	271	343	631		013	157	... 349	037		036
a												
000	144	... 336	624		000	144	... 336	624		000	144	... 336
019	019	019	019	019		012	012	012	012	021	021	021
019	163	... 355	643		012	156	... 348	036		012	156	... 357
a												
000		000		000		000		000		000		000
005		003		018		015		011		016		020
005		003		019		015		014		016		020
a												
000		000		000		000		000		000		000
001		004		008		002		022		2017		010
001		004		009		002		022		2017		010
a												
000	144	... 024	000	144	120	216	656	312	192	360	72	... 336
014	014	... 014	022	023	023	023	023	023	023	023	023	023
014	168	... 038	023	167	143	239	319	335	218	331	095	... 399

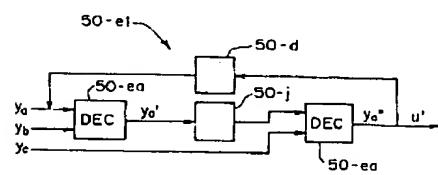


【図17】



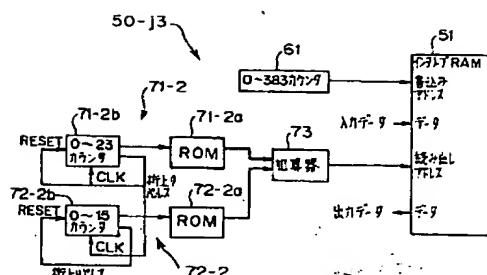
[図20]

[図3.2]



000 192 066 258 032	224 129 320 054 256	160 302 016 038 119 310 048 240 144 036 080 272 178 368
020 200 104 259 032	024 136 228 027 264 160	369 024 218 121 210 228 248 152 344 028 200 184 378
004 198 192 036 228	132 324 066 264 160	304 020 212 113 308 027 144 349 028 184 210 198 378
012 210 108 304 228	133 140 033 078 269	122 305 020 000 125 344 036 024 252 194 380
002 184 188 220 034	131 313 029 066 182	304 018 210 114 309 025 144 348 036 022 274 178 380
002 184 188 220 034	134 316 074 078 182	376 028 218 121 314 250 154 346 020 262 168 378
002 184 188 220 034	134 316 074 078 182	306 024 214 119 310 254 154 346 020 262 168 378
024 205 106 220 049	134 316 074 078 182	310 024 214 119 310 254 154 346 020 262 168 378
001 163 087 281 033	123 229 001 065 257	300 010 217 119 305 254 154 346 020 262 168 378
020 201 105 227 041	137 153 029 073 265	301 005 217 119 305 254 154 346 020 262 168 378
003 167 161 233 033	122 153 025 063 265	365 001 217 119 305 254 154 346 020 262 168 378
013 203 100 301 045	143 241 137 100 267	263 005 221 125 311 081 153 349 026 022 199 380
003 165 169 201 033	122 153 027 131 267	365 018 211 111 305 085 153 349 026 022 199 380
001 127 107 279 043	128 130 071 078 265	267 171 363 020 221 127 319 025 154 347 021 021 295 380
007 197 103 233 021	231 130 071 078 267	167 360 023 245 119 311 050 247 181 343 027 181 213 373
005 207 111 230 032	007 144 135 078 277	167 360 023 245 119 311 050 247 181 343 027 181 213 373

【図 18】



【図 22】

A'	B'	C'	D'	E'	F'	G'	H'	I'	J'	K'	L'	M'	N'	O'	P'
000	001	002	003	004	005	006	007	008	009	010	011	012	013	014	015
016	017	018	019	020	021	022	023	024	025	026	027	028	029	030	031
032	033	034	035	036	037	038	039	040	041	042	043	044	045	046	047
048	049	050	051	052	053	054	055	056	057	058	059	060	061	062	063
064	065	066	067	068	069	070	071	072	073	074	075	076	077	078	079
080	081	082	083	084	085	086	087	088	089	090	091	092	093	094	095
096	097	098	099	100	101	102	103	104	105	106	107	108	109	110	111
112	113	114	115	116	117	118	119	120	121	122	123	124	125	126	127
128	129	130	131	132	133	134	135	136	137	138	139	140	141	142	143
144	145	146	147	148	149	150	151	152	153	154	155	156	157	158	159
160	161	162	163	164	165	166	167	168	169	170	171	172	173	174	175
176	177	178	179	180	181	182	183	184	185	186	187	188	189	190	191
192	193	194	195	196	197	198	199	200	201	202	203	204	205	206	207
208	209	210	211	212	213	214	215	216	217	218	219	220	221	222	223
224	225	226	227	228	229	230	231	232	233	234	235	236	237	238	239
240	241	242	243	244	245	246	247	248	249	250	251	252	253	254	255
256	257	258	259	260	261	262	263	264	265	266	267	268	269	270	271
272	273	274	275	276	277	278	279	280	281	282	283	284	285	286	287
288	289	290	291	292	293	294	295	296	297	298	299	300	301	302	303
304	305	306	307	308	309	310	311	312	313	314	315	316	317	318	319
320	321	322	323	324	325	326	327	328	329	330	331	332	333	334	335
336	337	338	339	340	341	342	343	344	345	346	347	348	349	350	351
352	353	354	355	356	357	358	359	360	361	362	363	364	365	366	367
368	369	370	371	372	373	374	375	376	377	378	379	380	381	382	383

【図 24】

000	255	127	063	031	015	263	240	378	251	125	062	267	143	327	232
116	314	206	103	307	153	076	039	019	069	260	130	065	288	144	328
164	082	297	229	370	220	368	183	091	045	278	241	120	318	249	124
318	207	359	217	108	054	283	141	325	163	337	168	084	298	149	074
037	274	226	113	056	284	199	355	216	364	182	347	173	342	234	117
058	285	142	071	281	200	100	060	281	140	070	035	273	138	068	034
017	008	004	002	001	256	128	064	032	016	264	132	066	033	272	196
098	049	024	188	353	246	122	067	289	228	114	313	156	334	167	339
215	107	309	154	333	211	105	308	243	121	060	286	248	380	239	375
187	093	046	023	011	261	193	352	178	344	214	363	218	365	237	374
221	110	055	027	013	282	131	321	208	360	180	346	250	381	190	351
175	343	171	341	170	065	042	021	010	005	251	129	320	160	080	296</td

【図 2 6】

	1	3	2	4
000 004 008 012 001 005 009 013 002 006 010 014 003 007 011 015				
018 020 024 028 017 021 025 029 018 022 026 030 019 023 027 031				
032 036 040 044 033 037 041 045 034 038 042 046 035 039 043 047				
048 052 056 060 049 053 057 051 050 054 058 052 051 055 059 063				
064 066 072 076 065 059 073 077 066 070 074 078 067 071 075 079				
080 084 088 092 061 085 069 093 088 090 094 083 087 091 095				
096 100 104 108 097 101 105 109 092 102 106 110 099 103 107 111				
112 116 120 124 113 117 121 125 114 118 122 128 115 119 123 127				
128 132 136 140 129 133 137 141 130 134 138 142 131 135 139 143				
144 148 152 156 145 149 153 157 146 150 154 158 149 153 157 147 151 155 159				
160 164 168 172 161 165 169 173 162 168 170 174 163 167 171 175				
178 180 184 188 177 181 185 189 178 182 186 190 179 183 187 181				
192 196 200 204 183 197 201 205 194 198 202 206 195 199 203 207				
208 212 216 220 209 213 217 221 210 214 218 222 211 215 219 223				
224 228 232 236 225 229 233 237 228 230 234 238 227 231 235 239				
240 244 248 252 241 245 249 253 242 248 250 254 243 247 251 255				
256 260 264 268 257 261 265 269 258 262 266 270 259 263 267 271				
272 276 280 284 273 277 281 285 274 278 282 286 275 279 283 287				
288 292 296 300 289 293 297 301 290 294 298 302 291 295 299 303				
304 308 312 316 305 309 313 317 306 310 314 318 307 311 315 319				
320 324 328 332 321 325 323 332 326 330 334 323 327 331 335				
336 340 344 348 337 341 345 349 338 342 348 350 339 343 347 351				
352 356 360 364 353 357 361 355 354 358 362 368 355 359 363 367				
368 372 378 380 369 373 377 381 370 374 378 382 371 375 379 383				

【図 2 7】

1	3	2	4	1	3	2	4	1	3	2	4	1	3	2	4
000 004 008 012 002 010 008 014 001 009 005 013 003 011 007 015															
015 024 020 028 018 026 022 033 017 026 021 028 019 027 023 031															
032 040 036 044 034 042 038 046 033 041 037 045 036 043 039 047															
048 056 052 060 050 058 054 062 049 057 063 061 051 059 055 063															
064 072 068 076 066 074 070 078 063 073 069 077 067 075 071 079															
080 084 088 092 082 080 086 094 081 089 085 093 090 091 087 095															
096 104 100 108 098 106 102 110 097 105 101 109 099 107 103 111															
112 120 116 124 114 122 118 128 113 121 117 125 115 123 119 127															
128 136 132 140 130 139 142 129 137 133 141 131 139 135 143															
144 152 148 166 145 154 150 158 145 153 149 157 147 155 151 159															
160 168 164 172 162 170 168 174 161 169 165 173 163 171 167 175															
178 184 180 188 178 186 182 190 177 185 181 189 179 187 183 191															
192 200 196 204 194 202 188 205 193 201 197 205 195 203 199 207															
208 216 212 220 210 218 214 222 209 217 213 221 219 215 223															
224 228 226 236 234 230 238 225 233 222 237 223 231 239															
240 244 248 252 242 250 246 254 241 249 246 253 243 241 247 255															
256 264 260 268 258 266 262 270 257 265 281 269 259 267 253 271															
272 276 280 284 274 282 278 268 273 281 277 285 275 283 279 287															
288 296 292 300 290 288 294 302 289 297 293 301 291 299 295 303															
304 312 308 316 306 314 310 316 305 313 308 317 307 315 311 319															
320 326 324 332 322 330 323 334 321 329 322 333 323 331 327 335															
336 344 340 348 336 348 342 350 350 337 345 341 349 339 347 343 351															
352 356 360 364 354 352 359 360 353 361 357 365 365 363 363 367															
368 376 372 380 370 378 374 382 369 377 373 381 371 379 375 383															

【図 2 8】

1	000 009 004 012 002 010 008 014 001 009 005 013 003 011 007 015
5	015 024 020 028 018 026 022 033 017 026 021 028 019 027 023 031
9	032 040 036 044 034 042 038 046 033 041 037 045 036 043 039 047
13	048 056 052 060 050 058 054 062 049 057 063 061 051 059 055 063
17	064 072 068 076 066 074 070 078 063 073 069 077 067 075 071 079
21	080 084 088 092 082 080 086 094 081 089 085 093 090 091 087 095
2	096 104 100 108 098 106 102 110 097 105 101 109 099 107 103 111
6	112 120 116 124 114 122 118 128 113 121 117 125 115 123 119 127
10	128 136 132 140 130 139 142 129 137 133 141 131 139 135 143
14	144 152 148 166 145 154 150 158 145 153 149 157 147 155 151 159
18	160 168 164 172 162 170 168 174 161 169 165 173 163 171 167 175
22	178 184 180 188 178 186 182 190 177 185 181 189 179 187 183 191
3	192 200 196 204 194 202 188 205 193 201 197 205 195 203 199 207
7	208 216 212 220 210 218 214 222 209 217 213 221 219 215 223
11	224 228 226 236 234 230 238 225 233 222 237 223 231 239
15	240 244 248 252 242 250 246 254 241 249 246 253 243 241 247 255
19	256 264 260 268 258 266 262 270 257 265 281 269 259 267 253 271
23	272 276 280 284 274 282 278 268 273 281 277 285 275 283 279 287
4	288 296 292 300 290 288 294 302 289 297 293 301 291 299 295 303
8	304 312 308 316 306 314 310 316 305 313 308 317 307 315 311 319
12	320 326 324 332 322 330 323 334 321 329 322 333 323 331 327 335
16	336 344 340 348 336 348 342 350 350 337 345 341 349 339 347 343 351
20	352 356 360 364 354 352 359 360 353 361 357 365 365 363 363 367
24	368 376 372 380 370 378 374 382 369 377 373 381 371 379 375 383

【図 2 9】

1	000 008 004 012 002 010 008 014 001 009 005 013 003 011 007 015
5	086 104 100 108 098 106 102 110 097 105 101 109 099 107 103 111
9	192 200 196 204 194 202 188 205 193 201 197 205 195 203 199 207
13	208 216 220 229 210 214 221 220 219 223 211 215 219 222 223
17	224 228 226 236 234 230 238 225 233 222 237 223 231 239
21	240 244 248 252 242 250 246 254 241 249 246 253 243 241 247 255
25	256 264 260 268 258 266 262 270 257 265 281 269 259 267 253 271
29	272 276 280 284 274 282 278 268 273 281 277 285 275 283 279 287
3	288 296 292 300 290 288 294 302 289 297 293 301 291 299 295 303
7	304 312 308 316 306 314 310 316 305 313 308 317 307 315 311 319
11	320 326 324 332 322 330 323 334 321 329 322 333 323 331 327 335
15	336 344 340 348 336 348 342 350 350 337 345 341 349 339 347 343 351
19	352 356 360 364 354 352 359 360 353 361 357 365 365 363 363 367
23	368 376 372 380 370 378 374 382 369 377 373 381 371 379 375 383

【図 3 0】

1	000 008 004 012 002 010 006 014 001 009 005 013 003 011 007 015
3	098 104 100 106 098 106 102 110 097 105 101 109 099 107 103 111
2	182 200 196 204 194 202 198 206 193 201 197 205 195 203 198 207
4	288 298 292 300 290 298 294 302 289 297 293 301 291 299 295 303
1	032 040 038 044 034 042 038 046 033 041 037 045 035 043 039 047
3	128 138 132 140 130 138 134 142 129 137 133 141 131 139 135 143
2	224 232 228 238 226 234 230 238 225 233 229 237 227 235 231 239
4	320 328 324 332 332 330 326 334 321 329 325 333 323 331 327 335
1	084 072 068 076 069 074 070 078 063 073 069 077 067 075 071 079
3	180 188 184 172 162 170 168 174 161 188 165 173 163 171 167 175
2	258 264 260 258 266 262 270 257 266 261 259 259 267 263 271
4	352 360 358 364 362 358 365 363 361 357 365 365 363 359 367
1	018 024 020 028 018 026 022 030 017 025 021 029 019 027 023 031
3	112 120 116 124 114 122 118 126 113 121 117 125 115 123 119 127
2	208 216 212 220 210 218 214 222 209 217 213 221 219 215 223
4	304 312 308 316 306 314 310 318 305 313 309 317 307 315 311 319
1	048 058 052 080 050 058 054 062 049 057 063 061 051 059 055 063
3	144 152 148 156 148 154 150 158 145 153 149 157 147 155 151 159
2	240 248 244 252 242 250 246 254 241 249 245 253 243 251 247 255
4	338 344 340 348 338 346 342 350 337 345 341 348 339 347 343 351
1	060 088 084 082 082 080 086 094 081 088 085 083 083 091 087 085
3	178 184 180 188 178 186 182 190 177 185 181 189 178 187 183 181
2	272 280 276 284 274 282 278 288 273 281 277 285 275 283 279 287
4	388 378 372 380 370 378 374 382 369 377 373 381 371 379 375 383

【図 3 1】

A'	000 008 004 012 002 010 008 014 001 009 005 013 003 011 007 015
1	182 200 196 204 194 202 198 206 193 201 197 205 195 203 198 207
3	096 104 100 108 098 106 102 110 097 105 101 109 099 107 103 111
2	288 298 292 300 290 298 294 302 289 297 293 301 291 299 295 303
4	032 040 036 044 034 042 038 046 033 041 037 045 035 043 039 047
1	224 232 228 238 226 234 230 238 225 233 229 237 227 235 231 239
3	128 138 132 140 130 138 134 142 129 137 133 141 131 139 135 143
2	320 328 324 332 322 330 326 334 321 329 325 333 323 331 327 335
4	064 072 068 078 066 074 070 078 063 073 069 077 067 075 071 079
1	258 264 260 258 266 262 270 257 266 261 259 259 267 263 271
3	160 168 164 172 162 170 168 174 161 188 165 173 163 171 167 175
2	352 360 358 364 362 358 365 363 361 357 365 365 363 359 367
4	018 024 020 028 018 026 022 030 017 025 021 029 019 027 023 031
1	208 216 212 220 210 218 214 222 209 217 213 221 219 215 223
3	112 120 118 124 114 122 118 126 113 121 117 125 115 123 119 127
2	304 312 308 316 306 314 310 318 305 313 309 317 307 315 311 319
4	048 056 052 080 050 058 054 062 049 057 063 061 051 059 055 063
1	240 248 244 252 242 250 246 254 241 249 245 253 243 251 247 255
3	144 152 148 158 148 154 150 158 145 153 149 157 147 155 151 159
2	338 344 340 348 338 346 342 350 337 345 341 348 339 347 343 351
4	060 088 084 082 082 080 086 094 081 088 085 083 083 091 087 085
1	272 280 276 284 274 282 278 288 273 281 277 285 275 283 279 287
3	178 184 180 188 178 186 182 190 177 185 181 189 178 187 183 181
2	388 378 372 380 370 378 374 382 369 377 373 381 371 379 375 383
4	080 088 084 082 082 080 086 094 081 088 085 083 083 091 087 085
1	272 280 276 284 274 282 278 288 273 281 277 285 275 283 279 287
3	178 184 180 188 178 186 182 190 177 185 181 189 178 187 183 181
2	388 378 372 380 370 378 374 382 369 377 373 381 371 379 375 383

フロントページの続き

(72)発明者 川端 和生

神奈川県川崎市中原区上小田中4丁目1番

1号 富士通株式会社内

F ターム(参考) 5J065 AA01 AC02 AD03 AF02 AG06

AH09 AH17 AH19

5K014 AA01 BA05 FA16 HA00